Simulación de un Circuito Emulador de Memristancia Inversa

M.A. Carrasco-Aguilar, C. Sánchez-López, F.E. Morales-López

Universidad Autónoma de Tlaxcala, Apizaco, 90300, Mexico

(e-mail: macarras2010@gmail.com, carlsanmx@yahoo.com.mx, molf2503@hotmail.com)

Resumen: Anteriormente se ha propuesto el diseño de un memristor cuya principal característica es que el área lobular del lazo de histéresis se incrementa conforme aumenta la frecuencia, dando lugar al concepto de memristancia inversa. En este artículo se muestra como a partir de un circuito emulador de memristancia propuesto, podemos pasar a un emulador de memristancia inversa con un cambio mínimo complementario (integrador por derivador), conservando todas las ventajas que originalmente presenta el emulador original, entre ellas se destacan las propias que se logran por el uso de circuitos Current Conveyor de segunda generación (CCII±). También se analiza la variación del área lobular en función del coeficiente de la derivada y la variación en frecuencia, con sus correspondientes simulaciones en HSPICE.

Palabras clave: Memristancia inversa, Current Conveyor, derivador, integrador, área lobular.

1. INTRODUCCION

En el año 2015 en el artículo (Fouda M.E. et al. 2015) fué presentado el memristor inverso y sus características, de las que podemos destacar que el tamaño del lóbulo del lazo de histéresis aumenta conforme aumenta la frecuencia. También se propone teóricamente su modelo, se analiza su respuesta en frecuencia y se arma un circuito para comprobar su desempeño. El circuito está conformado por tres OPAMP's (dos seguidores y un diferenciador) y un transductor controlado por voltaje; se reporta su funcionamiento a diferentes frecuencias y se estipula que el área lobular está en función de la frecuencia, aquí también se destaca que el coeficiente de la derivada influye en la expansión del área. Las propuestas de circuitos emuladores de memristancia se han desarrollado intensivamente en los últimos años, pero existe la de (Sánchez-López C. et al. 2014), que presenta algunas propiedades interesantes en cuanto a sencillez, facilidad de implementación y precio. Aquí mostramos, como reutilizando ésta propuesta y con cambios mínimos logramos alcanzar la característica de memristancia inversa.

Por otro lado, se han ya mencionado frecuentemente las ventajas que ofrecen los circuitos emuladores de memristancia en los artículos (Bo-Cheng B. *et al.* 2011 y 2013, Chua L. O. 1971, Muthuswamy B. *et al.* 2009, Muthuswamy B. 2010, Muthuswamy B. *et al.* 2010, Iu H. *et all* 2011, Zhi-Jun L. *et al.* 2013); donde se ha destacado que los emuladores ofrecen principalmente la posibilidad de explorar experimentalmente su comportamiento dinámico y también, utilizarlos para interconexión con otros circuitos con la finalidad de generar aplicaciones complejas. Estas dos características se han documentado ampliamente en la literatura (Bo-Cheng B. *et al.* 2011 y 2013, Chua L. O. 1971,

Muthuswamy B. *et al.* 2009). A este punto vale la pena mencionar los problemas que igualmente se destacan de conectividad con otros elementos y de análisis en frecuencia (Bao B. *et al.* 2011, Pershinand Y. V. *et al.* 2010).

En cuanto a aplicaciones de los memristores en particular, también existe una cantidad enorme de referencias, dentro de las cuales podemos mencionar las redes neuronales artificiales, osciladores caóticos y memorias no volátiles entre las más comunes, sin embargo, existen algunas otras que requieren operar a alta frecuencia para ser usados en el procesamiento de señales de alta velocidad, cuestión que se ha visto acotada por la limitación en frecuencia de los memristores normales, tal es el caso de aplicaciones en telecomunicaciones con sistemas caóticos (T. Driscoll *et al.* 2011 y Zhao hui Lin *et al.* 2009). Con el uso de memristores inversos que conservan sus propiedades a altas frecuencias se podrían salvar esta limitantes.

En este resumen, se retoma el circuito emulador de memristancia analógico flotante construido con CCII+ y elementos pasivos, reportado en (Sánchez-López C. *et al.* 2014), se substituye la configuración integradora por derivadora intercambiando elementos, y se logra el memristor inverso con la misma configuración simple inicialmente propuesta.

También se realiza un análisis de la expansión del área lobular con variaciones de frecuencia, logrando percibir que dependiendo del coeficiente de la derivada el área puede o no puede denotar crecimiento significativo. Este resumen se presenta en cinco secciones: La sección 2 presenta el circuito emulador y se deducen sus ecuaciones de comportamiento, la 3 analiza el área lobular del modelo, la 4 presenta los

resultados de la simulación en HSPICE y finalmente en la sección 5 se generan las conclusiones.

2. CIRCUITO EMULADOR DE MEMRISTANCIA INVERSA FLOTANTE

El modelo de la ecuación que define la memristancia inversa propuesto en (Fouda M.E. et al. 2015) es

$$y(t) = ax(t) + (b + cx(t))\frac{dx(t)}{dt}$$
(1)

La cual de acuerdo a la naturaleza de x e y puede representar diferentes tipos de circuitos, ya sea que se seleccione a x(t) como corriente y a y(t) como voltaje o viceversa, los valores (a,b,c) son constantes de escalamiento. Suponiendo una excitación sinusoidal x(t)=k-sen $(\omega t + \emptyset)$, se obtiene usando identidades trigonométricas:

$$\frac{dx(t)}{dt} = k\omega\cos(\omega t + \phi) = \pm\omega\sqrt{k^2 + x(t)^2}$$
 (2)

De donde (1) puede expresarse como:

$$y(t) = ax(t) \pm \omega(b + cx(t))\sqrt{k^2 + x(t)^2}$$
 (3)

De la ecuación resultante anterior se puede ver que existe una línea de simetría dada por la ecuación de primer orden:

$$y(t) = ax(t) \tag{4}$$

También se observa un comportamiento de doble lazo de histéresis en el plano x-y. Para obtener el punto de intersección denominado punto de saturación, se igualan ambas ecuaciones definidas por (3), lo cual da el punto:

$$(x_p, y_p) = \frac{-b}{c} (1, a) = (0, 0)_{b=0}$$
 (5)

que como se observa es independiente de ω y está situado en el origen para b=0. Para obtener el área de los lóbulos del lazo de histéresis se puede integrar la contribución del valor de y con coeficientes positivos de (3) y restarla de la contribución con coeficientes negativos. Antes se deben de encontrar los límites, mismos que se pueden obtener igualando el valor y de (3) con el valor y de (4) para encontrar los puntos de intersección que definen los límites en x e y los cuales dan los valores $\omega(0,\pm bk)$ y $k(\pm 1,\mp a)$. De lo anterior se llega a:

$$A = 4 \int_{0}^{k} (\omega(b + cx(t)) \sqrt{k^2 + x(t)^2} dx = 2k^2 (\pi b + \frac{2}{3}ck) \circ \omega$$
 (6)

Lo cual implica que el área lobular es directamente proporcional a ω .

Por otro lado, el circuito emulador propuesto (Sánchez-López C. *et al.* 2014) con el cambio mencionado (integrador por derivador), se muestra en la Fig. 1, donde considerando las

propiedades del CCII+ $(v_x(t)=v_y(t), i_y(t)=0, e i_z(t)=i_x(t))$ se llega a las relaciones:

$$i_m(t) = \frac{v_1(t)}{R_1} = i_{x3}(t) = i_{z3}(t) = i_{z4}(t) = i_{x4}(t)$$

$$v_5(t) = v_2(t), \ v_{x1}(t) = v_1(t). \tag{7}$$

De donde podemos percatarnos que el AD844AN₃ y AD844AN₄ son usados como seguidores de corriente, además también:

$$v_3(t) = \frac{R_4}{R_2} (v_{x1}(t) - v_5(t)) = \frac{R_4}{R_2} (v_1(t) - v_2(t))$$
 (8)

La función de amplificador de entrada diferencial anterior queda definida por el AD844AN₁, y con el AD844AN₂ se construye el diferenciador continuo, de donde puede escribirse:

$$v_4(t) = C_z R_3 \frac{dv_3(t)}{dt} \tag{9}$$

El modelo comportamental de memristor flotante se habilita generando $v_1(t)$ como un producto de (9) con $v_2(t)$, lo que se logra con el multiplicador analógico de cuatro cuadrantes AD633JN, cuyo voltaje de salida de acuerdo a su hoja de datos está dado por:

$$v_5(t) = \frac{(V_1 - V_2)(V_3 - V_4)}{10} = -\frac{v_1(t)v_4(t)}{10} = v_2(t)$$
 (10)

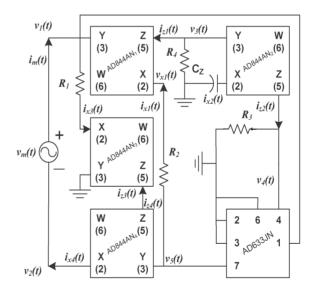


Fig.1 Diagrama esquematico del circuito emulador

Combinando (8), (9) y (10) se puede expresar $v_2(t)$ como:

$$v_2(t) = -\frac{R_4 C_z R_3}{10 R_2} \frac{d(v_1(t) - v_2(t))}{dt}$$
 (11)

Haciendo $v_1(t)$ - $v_2(t)$, se tiene:

$$v_1(t) - v_2(t) = v_1(t)\left(1 + \frac{R_4 C_z R_3}{10R_2} \frac{d(v_1(t) - v_2(t))}{dt}\right)$$
(12)

De (7) $v_1(t) = i_m(t)R_1$ y como $v_m(t) = v_1(t) - v_2(t)$, entonces (12) puede expresarse como:

$$\frac{v_m(t)}{i_m(t)} = R_1 + \frac{R_4 R_1 C_z R_3}{10 R_2} \frac{d(v_m(t))}{dt}$$
 (13)

3. RESPUESTA EN FRECUENCIA DEL CIRCUITO EMULADOR

Comparando (13) con (1) podemos darnos cuenta de que el valor de c esta dado por el coeficiente de la derivada, es decir:

$$c = \frac{R_1}{10} \frac{R_4}{R_2} C_z R_3 \tag{14}$$

Suponiendo ahora que $v_m(t) = ksen(\omega t + \phi)$, entonces su derivada será:

$$\frac{dv_{m}(t)}{dt} = k\omega\cos\omega t \tag{15}$$

De (6) podemos averiguar la variación del área lobular con respecto a ω , derivándola y suponiendo que b=0, se tiene:

$$\frac{dA}{d\omega} = \frac{4}{3}ck^3\tag{16}$$

Lo cual denota que para un valor de c pequeño, se tendrían grandes variaciones de ω por pequeñas variaciones del área A, y para valores grandes de c la relación se invierte, por otro lado el coeficiente de la derivada no puede crecer mucho porque representa el producto del multiplicador, mismo que tiene sus restricciones de salida. Suponiendo que $R_4 = R_2 = 10k\Omega$, $R_1 = R_3 = 1k\Omega$, k=0.5 y bajo la consideración de que el fabricante del AD844 sugiere valores bajos de resistencias de retroalimentación como en este caso R_2 , para fines de estabilidad (Data Sheet AD844AN. [Online]. Available: www.analog.com), los valores posibles que definen el incremento del área lobular serían C_z y el incremento de ω como puede verse en la tabla:

Tabla 1. Incrementos de área lobular en función de la capacitancia C_z y de los incrementos de ω

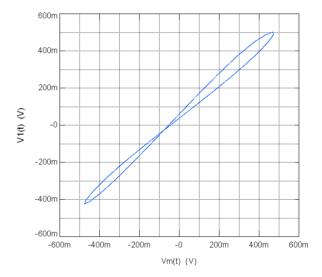
$\Delta\omega$	C_z		
	1 nF	10nF	100 nF
30 Krad	ΔA=0.005	ΔA=0.05	ΔA=0.5

De la Tabla 1 se corrobora que a menores valores de C_z se dificultaría notar los cambios en el área lobular, a pesar de los incrementos en la frecuencia.

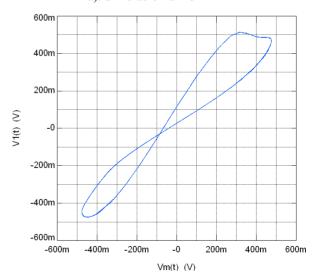
4. SIMULACIÓN HSPICE

La simulaciones resultantes se llevaron a cabo bajo las consideraciones anteriores para los distintos capacitores C_z de la Tabla 1, donde se puede corroborar que las variaciones en las áreas lobulares obedecen los comportamientos ya mencionados.

Como se puede observar en la Fig. 2 el incremento en el área lobular es notorio para un Δf de 10 kHz. En la Fig. 3 el Δf es de 30 kHz y el aumento del área lobular comienza a ser menos visible. Finalmente, en la Fig. 4 el Δf es de 100 kHz y, apenas si permite un incremento en el área lobular pero en todo caso éste existe.

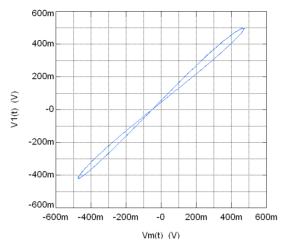


a). Simulación a f=5 kHz

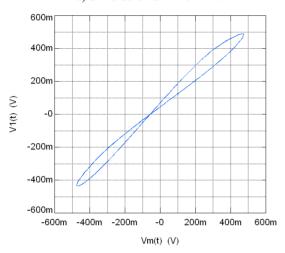


b) Simulación a f= 15 kHz

Fig. 2. Simulaciones con C_z =100 nF

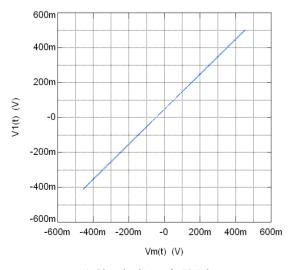


a) Simulación a f= 40 kHz.

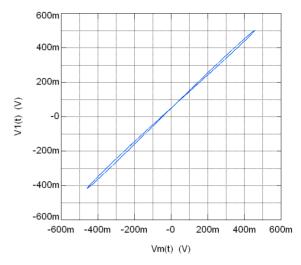


b) Simulación a f= 70 kHz

Fig. 3. Simulaciones con $C_z = 10 \text{ nF}$



a) Simulación a f=50 Khz.



b) Simulación a f= 150 kHz

Fig. 4. Simulaciones con $C_z = 1 \text{ nF}$

5. CONCLUSIONES

Se ha visto que la característica de memristancia inversa, puede lograrse mediante el cambio genérico de un integrador por un diferenciador, que ha sido realizado con la sencilla maniobra de intercambiar un resistor por un capacitor en el circuito con CCII+, por lo anterior se puede deducir que es posible alcanzar esta propiedad en otras topologías con manipulaciones sencillas similares. Igualmente se ha visto el comportamiento del área lobular en función del coeficiente de la derivada o parámetro c, así como de su variación con la frecuencia, queda como trabajo futuro su comprobación experimental. Como en todos los circuitos emuladores de memristancia, en éste caso volvemos a subrayar la simpleza de su implementación, su bajo costo y su factibilidad de síntesis, así como la posibilidad de realizar aplicaciones y análisis de comportamiento con éste tipo de circuitos. Dada su característica de conservar su lazo de histéresis a altas frecuencias puede utilizarse en aplicaciones procesamiento de señales de alta velocidad como en las telecomunicaciones. Los corrimientos que se observan en las señales con respecto al punto de saturación, pueden deberse a los corrimientos propios de los modelos de spice para los CI's utilizados en la simulación; el fabricante sugiere un voltaje de corrimiento para el multiplicador de ± 50mv. que es el valor aproximado que se muestra en las graficas presentadas.

AGRADECIMIENTOS

El presente trabajo ha sido financiado por el Consejo Nacional de Ciencia y Tecnología (CONACYT) a través del proyecto 222843 y por el Programa de Fortalecimiento de la Calidad Institucional de la Universidad Autónoma de Tlaxcala: P/PROFOCIE-2015-29MSU0013Y-02.

REFERENCIAS

- Bao B., Ma Z., Xu J., Lu Z., and Xu Q. (2011). A simple memristor chaotic circuit with complex dynamics. In: *Int. J. Bifurcation Chaos*, vol. 21, no. 9, pp. 2629–2645.
- Bo-Cheng B., Jian-Ping X., Gua-Hua Z., Zheng-Hua M., and Ling Z. (2011). Chaotic memristive circuit: Equivalent circuit realization and dynamical analysis, In: *Chin. Phys. B*, vol. 20, no. 12, pp. 120502-1–120502-6.
- Bo-Cheng B., Fei F., Wei D., and Sai-Hu P. (2013). The voltage-current relationship and equivalent circuit implementation of parallel flux-controlled memristive circuits, In: *Chin. Phys. B*, vol. 22, no. 6, pp. 068401-1–068401-6.
- Chua L. O. (1971). Memristor: The missing circuit element. In: *IEEE Trans.Circuit Theory*, vol. CT-18, no. 5, pp. 507–519.
- Data Sheet AD844AN. [Online]. Available: www.analog.com.
- Fouda M.E., Elwakil A.S., Radwan A. G. (2015). Pinched hysteresis with inverse-memristor frequency characteristics in some nonlinear circuit elements. In: *Microelectronics Journal*, vol. 46, no. 9, pp. 834-838
- Iu H. C., Yu D. S., Fitch A. L., Sreeram V., and Chen H. (2011). Controlling chaos in a memristor based circuit using a twin-T notch filter, In: *IEEE Trans. Circuits Syst. I, Reg. Papers*, vol. 58, no. 6, pp. 1337–1344.
- Muthuswamy B. and Kokate P. (2009). Memristor-based chaotic circuits. In: *IETE Tech. Rev.*, vol. 26, no. 6, pp. 417–429.
- Muthuswamy B. (2010). Implementing memristor based chaotic circuits. In: *Int. J. Bifurcation Chaos*, vol. 20, no. 5, pp. 1335–1350.
- Muthuswamy B. and Chua L. O. (2010). Simplest chaotic circuit. In: *Int. J. Bifurcation Chaos*, vol. 20, no. 5, pp. 1567–1580.
- Pershinand Y. V. and Di Ventra M. (2010). Practical approach to programmable analog circuits with memristors. In: *IEEE Trans. Circuits Syst. I, Reg. Papers*, vol. 57, no. 8, pp. 1857–1864.
- Sánchez-López C., Mendoza-López J., Carrasco-Aguilar M.A., Muñiz-Montero C. (2014). A floating aanalog memristor Emulator Circuit. In: *IEEE transactions on circuits and systems-II*, vol. 61, no. 5, pp. 309-313.
- Zhi-Jun L. and Yi-Cheng Z. (2013). A memristor oscillator based on a twin-T network. In: *Chin. Phys. B*, vol. 22, no. 4, pp. 040502-1–040502-6.
- T. Driscoll, Y. Pershin, D. Basov y M. Di Ventra, Chaotic memristor. Applied Physics A: Materials Science and Processing, 102-885-889, 2011.
- Zhao Hui Lin y Hong Xia Wang, Image encryption based on chaos with PWL memristor in chua's circuit. In International Conference on Communications, Circuits and Systems, 2009.