

Esquema de Control Basado en Modelo para un Rectificador Trifásico tipo Vienna

Manuel Flota-Bañuelos⁽¹⁾, Homero Miranda⁽²⁾, Cesar Villanueva⁽¹⁾, Ricardo Álvarez-Salas⁽²⁾

⁽¹⁾ Departamento de Mecatrónica, Facultad de Ingeniería,
Universidad Autónoma de Yucatán,

⁽²⁾ Centro de Investigación y Estudios de Posgrado, Facultad de Ingeniería,
Universidad Autónoma de San Luis Potosí

{manuel.flota, cesar.villanueva}@uady.mx, {hmirandav, ralvarez}@uaslp.mx

Resumen—En este trabajo se presenta el modelado y control de un rectificador tipo Vienna. El esquema de control no lineal propuesto se desarrolla a partir del modelo en abc . Los objetivos de control del rectificador Vienna son mantener regulado el bus de cd garantizando que el desbalance de tensión, presente en el punto neutro del divisor capacitivo, sea aproximadamente cero y, además, asegurar un factor de potencia cercano a la unidad y corrientes de línea libres de componentes armónicas. El modelo y la ley de control se validan mediante simulaciones realizadas en el entorno PSIM en cosimulación con una librería de enlace dinámico.

Palabras clave: Sistemas de control no lineal, Rectificadores conmutados, Conversión de potencia.

I. INTRODUCTION

Debido a la proliferación de cargas electrónicas conectadas a la red eléctrica resulta deseable que los rectificadores conmutados de potencia convencionales sean reemplazados por rectificadores activos ya que estos últimos tienen la ventaja de ofrecer un alto factor de potencia y una regulación elevada de la tensión salida. Entre las diferentes topologías que satisfacen estos requisitos, destaca el rectificador trifásico tipo Vienna (Kolar y Zach, 1997), debido a que éste ha demostrado ser una solución eficaz que ofrece un ahorro considerable tanto en la etapa de filtrado a la entrada del convertidor, así como en los dispositivos semiconductores del convertidor. En la literatura especializada, se han reportado diversos modelos y esquemas de control para este rectificador. Qiao y Smedly (Qiao y Smedley, 2003) desarrollan un modelo basado en el promedio del ciclo de conmutación; proponen un esquema de control con integradores con restablecimiento, además la ley de control hace uso de un conjunto de comparadores y la estrategia de conmutación está gobernada por flip-flops. En (Youssef *et al.*, 2008) se presenta un esquema de control multilazo discreto no lineal, la técnica propuesta se basa en el modelo dq promediado no lineal. Una técnica de control lineal MIMO basado en un modelo del convertidor de pequeña señal se desarrolla en (Bel Haj Youssef *et al.*, 2008). (Burgos *et al.*, 2008) presenta la equivalencia entre los convertidores de dos y tres niveles para convertidores tipo Vienna y emplea este paralelismo para desarrollar un algoritmo de modulación

vectorial. (Lai *et al.*, 2009) propone un modelo promediado que utiliza el concepto de cero inyección de corriente al punto neutro. En (Ansari *et al.*, 2011) se desarrolla una técnica basada en la linealización entrada-salida de un modelo de cuarto orden afín en la entrada del rectificador. Los trabajos anteriormente mencionados, tienen en común que el modelo obtenido se basa en técnicas de promediado y transformaciones al marco de referencia $dq0$. En este trabajo se propone un modelo del rectificador Vienna que permite sintetizar un esquema de control no lineal sin la necesidad de recurrir a un cambio de marco de referencia ($dq0$ o $\alpha\beta\gamma$). El modelo se determina a través del análisis del circuito de potencia visto como un sistema en estrella. El trabajo está organizado de la siguiente manera: la sección II presenta el modelado del rectificador Vienna, la obtención de la ley de control se desarrolla en la sección III. En la sección IV se muestran algunos resultados en simulación y, finalmente en la sección V se presentan las conclusiones del trabajo.

II. MODELO DEL RECTIFICADOR TRIFÁSICO

El circuito electrónico de potencia de la topología del rectificador tipo Vienna, estudiado en este trabajo, se muestra en la figura 1.

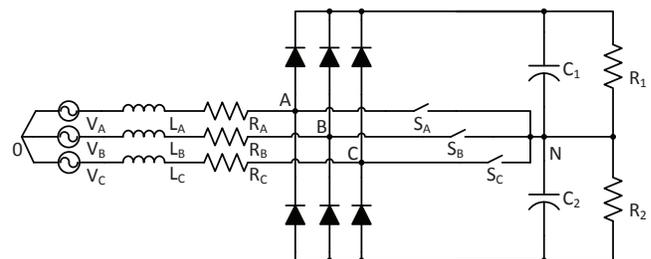


Figura 1. Rectificador activo Vienna.

El circuito de potencia consta de una etapa de rectificación convencional basada en diodos semiconductores de recuperación rápida. Sin embargo, en este circuito de potencia cada una de las ramas del rectificador se conecta al punto neutro del divisor capacitivo mediante un interruptor

bidireccional basado en semiconductores de alta velocidad de conmutación, bloqueo y conducción de alta tensión y corriente, respectivamente. La carga se conecta directamente al bus de cd , tal como se muestra en la figura. El rectificador Vienna se conecta a la red eléctrica a través de un inductor de enlace, el cual tiene la función de reducir el rizo asociado a la conmutación de los interruptores de potencia. En algunas aplicaciones se agrega un filtro LC para minimizar el efecto de las componentes de alta frecuencia y evitar que se propaguen a la red eléctrica (Kolar y Friedli, 2013).

Para obtener el modelo matemático del rectificador Vienna se considera que i_A, i_B, i_C, V_{C1} y V_{C2} son las variables de estado del sistema. Siendo i_A, i_B y i_C las corrientes de fase A, B y C respectivamente, además V_{C1} y V_{C2} corresponden a las tensiones en los condensadores C_1 y C_2 .

Las ecuaciones diferenciales que definen la dinámica de este circuito se presentan en (1), de forma que el modelo que describe al rectificador Vienna está dado por

$$\begin{aligned}
V_A - L \frac{di_A}{dt} - Ri_A - V_{AN} &= V_{NO}, \\
V_B - L \frac{di_B}{dt} - Ri_B - V_{BN} &= V_{NO}, \\
V_C - L \frac{di_C}{dt} - Ri_C - V_{CN} &= V_{NO}, \\
C \frac{dV_T}{dt} &= -G_1 V_T - G_2 V_D + i_A \text{sign}(i_A) u_1 \\
&\quad + i_B \text{sign}(i_B) u_2 + i_C \text{sign}(i_C) u_3, \\
C \frac{dV_D}{dt} &= -G_1 V_D - G_2 V_T + i_A u_1 + i_B u_2 + i_C u_3,
\end{aligned} \tag{1}$$

donde V_A, V_B y V_C son las tensiones de cada una de las fases de la red eléctrica. L es el valor de cada inductor de entrada ($L_A = L_B = L_C = L$). R es el valor de la resistencia asociada a los inductores ($R_A = R_B = R_C = R$). C es el valor de los condensadores ($C_1 = C_2 = C$). R_1 y R_2 son las resistencias de carga. S_A, S_B y S_C corresponden al estado de los interruptores (1 = *cerrado* y 0 = *abierto*). $\text{sign}(\cdot)$ es la función signo. Además

$$\begin{aligned}
V_{AN} &= u_1 \frac{\text{sign}(i_A) V_T + V_D}{2}, \\
V_{BN} &= u_2 \frac{\text{sign}(i_B) V_T + V_D}{2}, \\
V_{CN} &= u_3 \frac{\text{sign}(i_C) V_T + V_D}{2},
\end{aligned}$$

con $u_1 = (1 - S_A)$, $u_2 = (1 - S_B)$, $u_3 = (1 - S_C)$, $V_T = V_{C1} + V_{C2}$, $V_D = V_{C1} - V_{C2}$, $G_1 = \left(\frac{1}{R_1} + \frac{1}{R_2}\right)$ y $G_2 = \left(\frac{1}{R_1} - \frac{1}{R_2}\right)$.

Sin embargo, como se trata de un sistema trifásico balanceado se puede asumir que $i_A + i_B + i_C = 0$, entonces las primeras tres ecuaciones del modelo (1) pueden ser representadas de la forma siguiente

$$\begin{aligned}
L \frac{di_A}{dt} - L \frac{di_B}{dt} &= V_A - Ri_A - V_{AN} - V_B \\
&\quad + Ri_B + V_{BN}, \\
L \frac{di_B}{dt} - L \frac{di_C}{dt} &= V_B - Ri_B - V_{BN} - V_C \\
&\quad + Ri_C + V_{CN}.
\end{aligned} \tag{2}$$

Simplificando (2) empleando una combinación lineal de ellas se obtiene que:

$$\begin{aligned}
3L \frac{di_A}{dt} &= 2V_A - V_B - V_C - 3Ri_A - 2V_{AN} \\
&\quad - V_{BN} + V_{CN}, \\
3L \frac{di_B}{dt} &= 2V_B - V_A - V_C - 3Ri_B - V_{AN} \\
&\quad - 2V_{BN} + V_{CN}.
\end{aligned} \tag{3}$$

Finalmente, asumiendo el caso de que las tensiones de red están balanceadas en magnitud y fase, es decir $V_A + V_B + V_C = 0$, y sustituyendo los valores de V_{AN}, V_{BN} y V_{CN} , el modelo completo del rectificador queda descrito como

$$\begin{aligned}
3L \frac{di_A}{dt} &= 3V_A - 3Ri_A - \frac{V_D}{2} [2u_1 - u_2 - u_3] \\
&\quad - \frac{V_T}{2} [2\text{sign}(i_A) u_1 - \text{sign}(i_B) u_2 - \text{sign}(i_C) u_3], \\
3L \frac{di_B}{dt} &= 3V_B - 3Ri_B - \frac{V_D}{2} [-u_1 + 2u_2 - u_3] \\
&\quad - \frac{V_T}{2} [-\text{sign}(i_A) u_1 + 2\text{sign}(i_B) u_2 - \text{sign}(i_C) u_3], \\
i_C &= -i_A - i_B, \\
C \frac{dV_T}{dt} &= -G_1 V_T - G_2 V_D + i_A \text{sign}(i_A) u_1 \\
&\quad + i_B \text{sign}(i_B) u_2 + i_C \text{sign}(i_C) u_3, \\
C \frac{dV_D}{dt} &= -G_1 V_D - G_2 V_T + i_A u_1 + i_B u_2 + i_C u_3.
\end{aligned} \tag{4}$$

III. DISEÑO DE LA LEY DE CONTROL

El esquema de control propuesto mantiene la tensión de salida en su valor deseado por medio del control de la corriente de entrada. Este esquema está formado por dos lazos, el primero calcula las referencias de corriente en función de V_T y V_D y el segundo genera las señales de control u_1, u_2 y u_3 empleando una estrategia de alta ganancia.

Para iniciar la síntesis de la ley de control, se define el error de seguimiento de las corrientes como $\tilde{i}_A = i_A - i_A^*$, $\tilde{i}_B = i_B - i_B^*$ y $\tilde{i}_C = i_C - i_C^*$, donde i_A^*, i_B^* y i_C^* son

las referencias de corriente. De esta manera, la dinámica de dicho error está dada por

$$\begin{aligned} 3L\frac{d\tilde{i}_A}{dt} &= 3V_A - 3Ri_A - \frac{V_D}{2}[2u_1 - u_2 - u_3] - 3L\frac{di_A^*}{dt} \\ &\quad - \frac{V_T}{2}[2\text{sign}(i_A)u_1 - \text{sign}(i_B)u_2 - \text{sign}(i_C)u_3], \\ 3L\frac{d\tilde{i}_B}{dt} &= 3V_B - 3Ri_B - \frac{V_D}{2}[-u_1 + 2u_2 - u_3] - 3L\frac{di_B^*}{dt} \\ &\quad - \frac{V_T}{2}[-\text{sign}(i_A)u_1 + 2\text{sign}(i_B)u_2 - \text{sign}(i_C)u_3]. \end{aligned} \quad (5)$$

A partir de (5) se proponen las siguientes entradas de control

$$\begin{aligned} u_1 &= \frac{3LK\tilde{i}_A + 2V_A}{V_D + V_T\text{sign}(i_A)}, \\ u_2 &= \frac{3LK\tilde{i}_B + 2V_B}{V_D + V_T\text{sign}(i_B)}, \\ u_3 &= \frac{3LK\tilde{i}_C + 2V_C}{V_D + V_T\text{sign}(i_C)}. \end{aligned} \quad (6)$$

La ley de control no presenta singularidades dado que el denominador $V_D + V_T\text{sign}(i_x)$, con $i_x = i_A, i_B$, ó, i_C , sólo es cero si $V_D = -V_T\text{sign}(i_x)$, sin embargo como $\|V_D\| \ll \|V_T\|$ no se presenta tal situación. Por otro lado, el uso de la función signo tampoco es un inconveniente, ya que como la corriente y la tensión red están en fase el cambio de signo corresponde al cruce por cero, lo cual evita variaciones abruptas en la ley de control.

Sustituyendo (6) en (5) y simplificando se obtiene

$$\begin{aligned} \frac{d\tilde{i}_A}{dt} &= -Ri_A - \frac{3}{2}KL\tilde{i}_A - \frac{di_A^*}{dt}, \\ \frac{d\tilde{i}_B}{dt} &= -Ri_B - \frac{3}{2}KL\tilde{i}_B - \frac{di_B^*}{dt}. \end{aligned} \quad (7)$$

En (7) se observa que si se selecciona la ganancia K suficientemente grande, la dinámica del error converge a una vecindad de cero donde el tamaño de ésta dependerá del valor de K . El resultado anterior permite que el rectificador funcione de manera adecuada al menos en su región de operación.

Para determinar las referencias de corriente i_A^* , i_B^* y i_C^* se sustituyen las leyes de control (6) en la cuarta ecuación de (4), de esta manera la dinámica resultante es

$$\begin{aligned} C\frac{dV_T}{dt} &= -G_1V_T - G_2V_D \\ &\quad + i_A\text{sign}(i_A)\frac{3LK\tilde{i}_A + 2V_A}{V_D + V_T\text{sign}(i_A)} \\ &\quad + i_B\text{sign}(i_B)\frac{3LK\tilde{i}_B + 2V_B}{V_D + V_T\text{sign}(i_B)} \\ &\quad + i_C\text{sign}(i_C)\frac{3LK\tilde{i}_C + 2V_C}{V_D + V_T\text{sign}(i_C)}. \end{aligned} \quad (8)$$

Como $i_A = i_A^* + \tilde{i}_A$, $i_B = i_B^* + \tilde{i}_B$, e $i_C = i_C^* + \tilde{i}_C$; la ecuación (8) se puede escribir de la siguiente manera

$$\begin{aligned} C\frac{dV_T}{dt} &= -G_1V_T - G_2V_D \\ &\quad + (i_A^* + \tilde{i}_A)\text{sign}(i_A)\frac{3LK\tilde{i}_A + 2V_A}{V_D + V_T\text{sign}(i_A)} \\ &\quad + (i_B^* + \tilde{i}_B)\text{sign}(i_B)\frac{3LK\tilde{i}_B + 2V_B}{V_D + V_T\text{sign}(i_B)} \\ &\quad + (i_C^* + \tilde{i}_C)\text{sign}(i_C)\frac{3LK\tilde{i}_C + 2V_C}{V_D + V_T\text{sign}(i_C)}. \end{aligned} \quad (9)$$

Agrupando los términos que incluyen los errores de corriente, la ecuación (9) puede escribirse como se muestra en (10)

$$\begin{aligned} C\frac{dV_T}{dt} &= -G_1V_T - G_2V_D + \frac{2i_A^*V_A\text{sign}(i_A)}{V_D + V_T\text{sign}(i_A)} \\ &\quad + \frac{2i_B^*V_B\text{sign}(i_B)}{V_D + V_T\text{sign}(i_B)} + \frac{2i_C^*V_C\text{sign}(i_C)}{V_D + V_T\text{sign}(i_C)} \\ &\quad + f(\tilde{i}_A, \tilde{i}_B, \tilde{i}_C). \end{aligned} \quad (10)$$

Como se mencionó previamente, las referencias de corriente son variables de control internas, por lo tanto se proponen de manera que sean sinusoidales sin armónicos y en fase con la tensión de red correspondiente, esto con el fin de obtener un factor de potencia unitario. Además, se utiliza un esquema proporcional integral, el cual permite que las amplitudes de las señales de referencia sean las adecuadas para mantener regulada la tensión V_T en un valor deseado (V_T^*).

$$\begin{aligned} i_A^* &= -\frac{V_D + V_T\text{sign}(i_A)}{V_{Ap}^2}V_A\text{sign}(i_A)h(V_T, \tilde{V}_T), \\ i_B^* &= -\frac{V_D + V_T\text{sign}(i_B)}{V_{Bp}^2}V_B\text{sign}(i_B)h(V_T, \tilde{V}_T), \\ i_C^* &= -\frac{V_D + V_T\text{sign}(i_C)}{V_{Cp}^2}V_C\text{sign}(i_C)h(V_T, \tilde{V}_T), \end{aligned} \quad (11)$$

con

$$h(V_T, \tilde{V}_T) = K_P\tilde{V}_T + K_I\zeta - \frac{G_1}{3}V_T - \frac{G_2}{3}V_D,$$

$$\tilde{V}_T = V_T - V_T^*,$$

$$\dot{\zeta} = \tilde{V}_T,$$

y V_{Ap} , V_{Bp} , y V_{Cp} son los valores pico de las tensiones de red.

Considerando (11), la dinámica mostrada en (10) toma la siguiente forma

$$\begin{aligned} C\frac{dV_T}{dt} &= -V_G(K_P\tilde{V}_T + K_I\zeta) + f(\tilde{i}_A, \tilde{i}_B, \tilde{i}_C) \\ &\quad + \left(\frac{V_G}{3} - 1\right)(G_1V_T + G_2V_D), \end{aligned} \quad (12)$$

$$\text{donde } V_G = \frac{V_A^2}{V_{Ap}^2} \text{sign}(i_A)^2 + \frac{V_B^2}{V_{Bp}^2} \text{sign}(i_B)^2 + \frac{V_C^2}{V_{Cp}^2} \text{sign}(i_C)^2.$$

Como se observa, la ecuación (12) contiene términos en función de \tilde{i}_A , \tilde{i}_B y \tilde{i}_C , todos ellos tienden a cero, por lo que pueden ser despreciados; además, la expresión $(\frac{V_G}{3} - 1)$ casi siempre es cero. Por lo anterior, la expresión (12) se puede simplificar como:

$$\begin{aligned} C \frac{dV_T}{dt} &= -V_G (K_P \tilde{V}_T + K_I \zeta) \\ \dot{\zeta} &= \tilde{V}_T. \end{aligned} \quad (13)$$

De esta manera, la dinámica resultante es estable tomando en cuenta las consideraciones antes mencionadas.

IV. RESULTADOS DE SIMULACIÓN

Con el propósito de validar el algoritmo descrito previamente, se presentan resultados de simulación obtenidos en PSIM del rectificador controlado por el esquema propuesto. Para determinar el desempeño de la ley de control, ésta se programó en el lenguaje C y a través de una librería de enlace dinámico (DLL) se efectuó la cosimulación con PSIM. Lo anterior con el objetivo de emular a un procesador digital de señales (DSP).

Los parámetros de simulación se describen en la tabla I.

Las pruebas de simulación se realizaron con una carga de 3 kW, y una tensión de corriente directa de 560 V (V_T); con estos requerimientos se obtuvieron las ganancias K_p , K_i y K tal como se muestran en la tabla I. Las figuras 2, 3 y 4 muestran los resultados de simulación ante un cambio de demanda del 10% al 90% de la potencia nominal.

IV-A. Demanda de potencia: cambio de carga

La figura 2 ilustra las formas de onda en corriente en cada una de las fases de la red eléctrica. Como puede apreciarse, el rectificador Vienna se somete a un cambio de carga repentino, donde en un inicio está operando a un 10% de su capacidad y en 1.253s se le demanda una potencia del 90%, nuevamente en 1.752s el sistema vuelve a sus condiciones iniciales. En la misma figura, en los recuadros inferiores es

TABLA I
PARÁMETROS DE SIMULACIÓN

Parámetro	Valor	Unidades
V_{red}	127	V
f_{red}	60	Hz
L_{abc}	4.7×10^{-3}	H
R_{abc}	0.5	Ω
$C_{1,2}$	2400×10^{-6}	F
V_{cd}	560	V
P_o	3×10^3	W
R_{cd}	104.5	Ω
F_{sw}	10×10^3	Hz
K_p	1.1	
K_i	100	
K	100000	

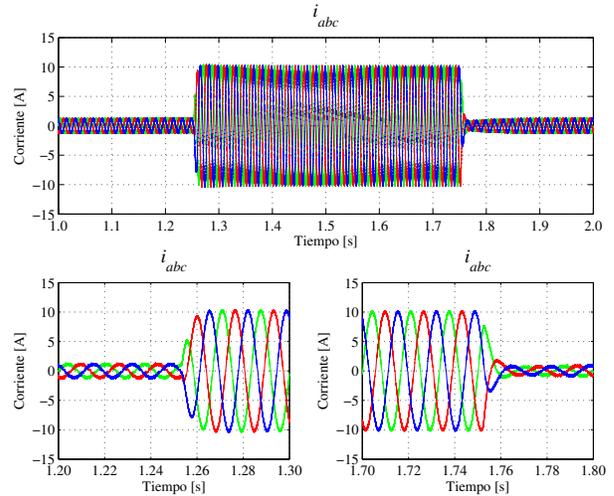


Figura 2. Corrientes de fase ante un escalón de demanda de potencia.

posible apreciar los detalles en que el sistema se somete a los cambios de carga repentinos, observándose que en un cambio del 10 al 90% se obtiene un tiempo de respuesta de aproximadamente un cuarto de ciclo de red (4.167ms) y en el cambio del 90 al 10% el tiempo de asentamiento es de aproximadamente 16.67ms (un ciclo de red). En la corriente de red no hay sobretiros que puedan dañar a otros equipos conectados a la misma red, esto se debe a la dinámica lenta del lazo de control de la tensión en el bus de cd .

La tensión presente en el bus de cd se muestra en la figura 3, donde se aprecia la respuesta ante los transitorios de carga. Para el caso de la tensión V_T se presenta una caída de un 1.7% del valor deseado de la tensión de cd con un tiempo de respuesta de aproximadamente de 120 ms. En caso de la demanda de carga del 90 al 10% el sobretiro es de 1.7% con un tiempo de asentamiento ligeramente mayor al caso contrario. En los recuadros inferiores de la misma figura, se muestran las tensiones en cada uno de los condensadores del bus de cd . Las referencias en cada uno de los condensadores es de 280 V tanto para V_{c1} , como para V_{c2} , de tal forma que la tensión presente en el bus de cd es $V_{c1} + V_{c2} = 560V$, tal como se puede apreciar en las figuras.

El desbalance presente en el punto neutro del divisor capacitivo se muestra en la figura 4, donde se puede observar que aún ante la presencia de un escalón de demanda la tensión presente en los condensadores está equilibrada de forma que el promedio de la forma de onda de ΔV_{cd} (V_D) es aproximadamente cero.

Las simulaciones anteriores se realizaron con el objetivo de evaluar el desempeño de la ley de control ante un cambio de carga. En las figuras siguientes se muestran los resultados en simulación ante un cambio de referencia de tensión en el bus de cd .

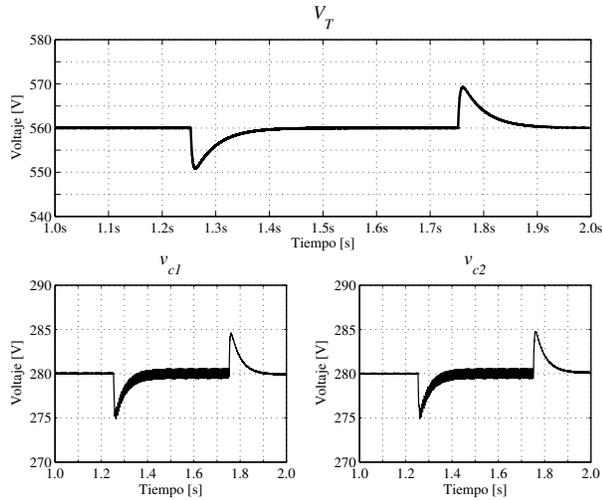


Figura 3. Tensión de cd ante un escalón de demanda de potencia.

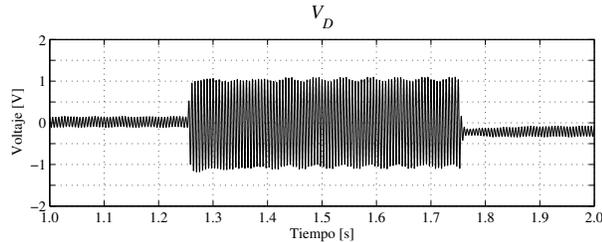


Figura 4. Nivel de desbalance ante un escalón de demanda de potencia.

IV-B. Cambio de referencia de la tensión en el bus de cd (V_T)

La figura 5 presenta el comportamiento de la tensión presente en el bus de cd ante un cambio en la tensión deseada. La dinámica en la tensión es de aproximadamente 110 ms, lo cual se refleja en las corrientes de fase como un corte de aproximadamente un ciclo de red.

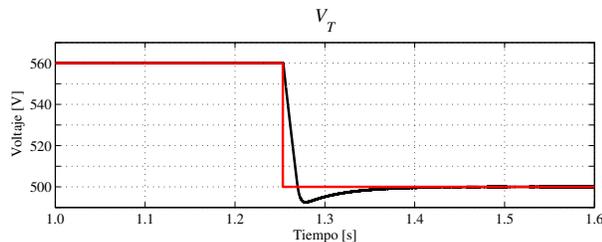


Figura 5. Tensión de cd ante un cambio de referencia de V_{cd} .

La discrepancia de tensión entre los condensadores del bus de cd se muestra en la figura 6, donde se observa que el nivel de tensión en cada condensador está balanceado.

En el siguiente conjunto de experimentos, el sistema de potencia se somete a perturbaciones de tensión conocidas como sags. Los sags de tensión se definen como una reducción transitoria de la tensión entre un 10 y un 90 % de

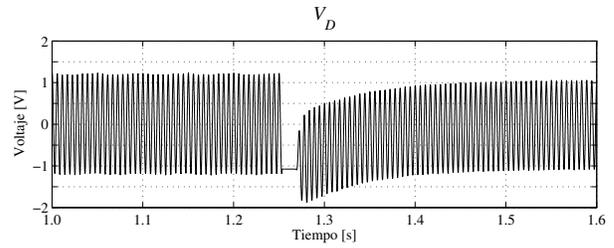


Figura 6. Nivel de desbalance ante un cambio de referencia de V_{cd} .

su valor eficaz nominal, con duración entre un medio ciclo y un minuto; la duración está relacionada con el tiempo de actuación del sistema de protecciones, siendo en la mayoría de los casos inferior a 1 segundo (Bollen, 1996). Dado que los sags de tensión son, en gran parte, ocasionados por fallas en el sistema eléctrico de potencia; éstos, según la naturaleza de la falla, se pueden clasificar en cuatro tipos básicos A, B, C y D ((Bollen, 1997), (Piumetto y Gomez Targarona, 2013)). En este trabajo únicamente se contemplan los sags tipo A.

IV-C. Sag tipo A

En esta prueba el sistema se somete a un sag tipo A, el cual se conoce como falla trifásica. En este caso, las tres tensiones de línea presentan una caída simétrica manteniendo el ángulo de fase entre ellas. La figura 7 muestra, en la parte superior, la tensión presente en cada una de las fases, en dónde el inicio de la falla está en 1.1 s, y termina en 1.43 s, las corrientes de línea se muestran en la parte inferior de la misma figura, en la que muestra un factor de potencia de 0.98 antes y después de la falla, y un factor de potencia de 0.94 durante la falla, esto se debe al cambio en las condiciones de demanda del rectificador Vienna y la ley de control.

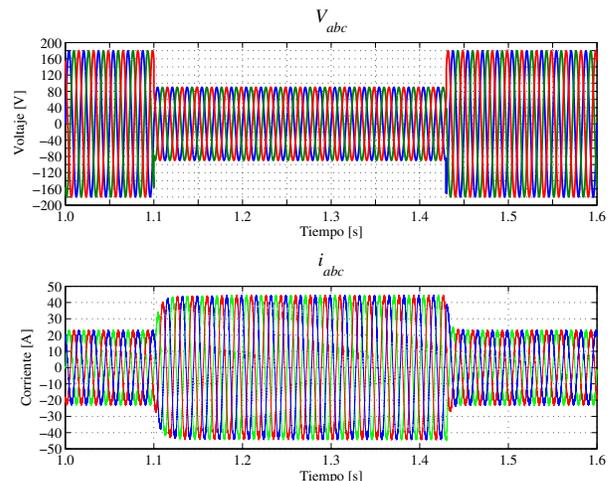


Figura 7. Tensión de fase A y corrientes de línea.

La tensión V_T , así como las tensiones presentes en cada condensador (V_{c1} y V_{c2}) se muestran en la figura 8

respectivamente, donde se aprecian las variaciones durante los transitorios ocasionados por el sag tipo A; los cuales oscilan entre un ± 25 V de la tensión de referencia. De la misma forma, en la parte inferior de la figura, se muestran las tensiones en cada condensador. Estas presentan picos cuando entra y sale el sistema eléctrico de la falla.

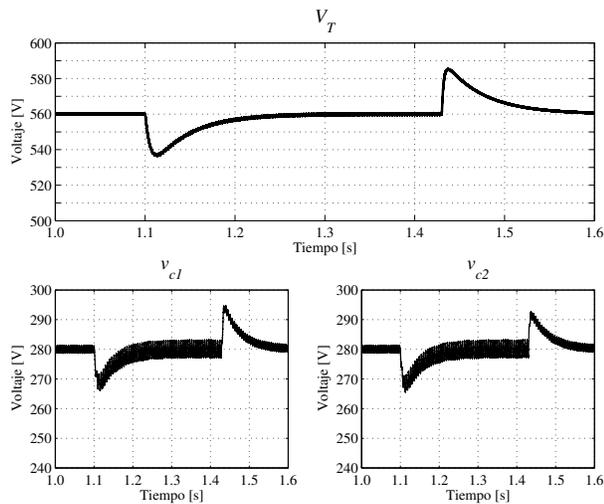


Figura 8. Tensión de en el bus de cd .

Finalmente, la figura 9 muestra las señales de salida de la ley de control para cada una de las fases. En esta figura se aprecia claramente que en ningún momento se presentan singularidades y las señales se mantienen acotadas..

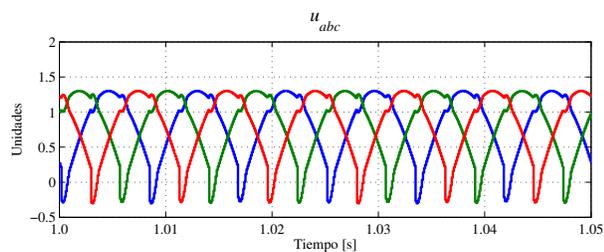


Figura 9. Señales de control $u_{a,b,c}$.

Con los resultados anteriores se corrobora el desempeño de la ley de control propuesta, así como la validación del modelo matemático obtenido en este trabajo.

V. CONCLUSIONES

En este trabajo se desarrolló un modelo matemático de un rectificador activo tipo Vienna. El modelo está basado en las funciones de conmutación, las cuales representan el estado activo de los interruptores bidireccionales de potencia. Sólo se consideró el modelo en el sistema de coordenadas eléctricas abc , no fue necesario llevarlo a otro marco de referencia $dq0$ o al marco $\alpha\beta\gamma$. Los objetivos de control fueron alcanzados satisfactoriamente obteniéndose tiempos de respuesta en las corrientes menores o iguales a

un ciclo de la red eléctrica. La dinámica de la tensión en el bus de cd es lenta, sin embargo esto permite desacoplar a la dinámica de las corrientes. El factor de potencia es aproximadamente unitario y la distorsión armónica total en corriente es menor al 5%. Además, el sistema de lazo cerrado se sometió a perturbaciones en las tensiones de línea conocidos como sags de tensión de tipo A alcanzándose, también, los objetivos de control con un factor de potencia cercano a la unidad (0.98) y una THD en corriente alrededor del 5%. Como trabajo futuro se propone realizar una prueba formal de estabilidad del sistema en lazo cerrado, así como la validación experimental del esquema de control.

VI. AGRADECIMIENTOS

Parte de este trabajo fue financiado con recursos del proyecto PROMEP103.5/12/3639, apoyo para la Incorporación de Nuevos Profesores de Tiempo Completo. Así como con recurso del convenio PROMEP/UASLP/CARepPrel-15.

REFERENCIAS

- Ansari, R., M.R. Feyzi, K. Akbari Hamed, N. Sadati, Y. Yasaei y S. Ouni (2011). Input-output linearisation of a fourth-order input-affine system describing the evolution of a three-phase/switch/level (vienna) rectifier. *IET Power Electronics* **4**, 867–883(16).
- Bel Haj Youssef, N., K. Al-Haddad y H.-Y. Kanaan (2008). Implementation of a new linear control technique based on experimentally validated small-signal model of three-phase three-level boost-type vienna rectifier. *IEEE Transactions on Industrial Electronics* **55**(4), 1666–1676.
- Bollen, M.H.J. (1996). Voltage sags: effects, mitigation and prediction. *Power Engineering Journal* **10**(3), 129–135.
- Bollen, M.H.J. (1997). Characterisation of voltage sags experienced by three-phase adjustable-speed drives. *IEEE Transactions on Power Delivery* **12**(4), 1666–1671.
- Burgos, R., Rixin Lai, Yunqing Pei, Fei Wang, D. Boroyevich y J. Pou (2008). Space vector modulator for vienna-type rectifiers based on the equivalence between two and three-level converters: A carrier-based implementation. *IEEE Transactions on Power Electronics* **23**(4), 1888–1898.
- Kolar, J.W. y Franz C Zach (1997). A novel three-phase utility interface minimizing line current harmonics of high-power telecommunications rectifier modules. *IEEE Transactions on Industrial Electronics* **44**(4), 456–467.
- Kolar, J.W. y T. Friedli (2013). The essence of three-phase pfc rectifier systems—part i. *IEEE Transactions on Power Electronics* **28**(1), 176–198.
- Lai, Rixin, Fei Wang, R. Burgos, D. Boroyevich, Dong Jiang y Di Zhang (2009). Average modeling and control design for vienna-type rectifiers considering the dc-link voltage balance. *IEEE Transactions on Power Electronics* **24**(11), 2509–2522.
- Piunetto, M. y J.C. Gomez Targarona (2013). Characterization of voltage sags and its impact on sensitive loads in a mv system with distributed generation for single-phase fault. *Latin America Transactions, IEEE (Revista IEEE America Latina)* **11**(1), 439–446.
- Qiao, Chongming y K.M. Smedley (2003). Three-phase unity-power-factor star-connected switch (vienna) rectifier with unified constant-frequency integration control. *IEEE Transactions on Power Electronics* **18**(4), 952–957.
- Youssef, N.B.H., K. Al-Haddad y H.-Y. Kanaan (2008). Real-time implementation of a discrete nonlinearity compensating multiloops control technique for a 1.5-kw three-phase/switch/level vienna converter. *IEEE Transactions on Industrial Electronics* **55**(3), 1225–1234.