

# Caracterización de la operación de *SiC* MOSFET en conmutación dura en comparación con el *trench-gate Si* IGBT y el *Si* CoolMOS™ MOSFET

J. Alcalá<sup>a</sup>. A. Aganza<sup>b</sup>. D. Fraustro<sup>b</sup>. V. Cárdenas<sup>b</sup> M. Pacas<sup>c</sup>. S. Charre<sup>a</sup>

 <sup>a</sup>Universidad de Colima. Facultad de Ingeniería Electromecánica Manzanillo, Colima (janethalcala@ucol.mx)
<sup>b</sup>Universidad Autónoma de San Luis Potosí, Facultad de Ingeniería San Luis Potosí, San Luis Potosí (vcardena@uaslp.mx)
<sup>c</sup>Siegen University, Chair of Power Electronis and Electrical Drives, Hölderlinstraße 3, Siegen, Germany (pacas@uni-siegen.de)

Abstract: Los dispositivos de carburo de silicio (*SiC*) ofrecen varias ventajas en aplicaciones de convertidores de electrónica de potencia en comparación con los dispositivos semiconductores convencionales construidos a partir de silicio (*Si*). Entre las principales ventajas destacan un campo de ruptura mayor, menor caída de tensión en conducción y commutaciones más rápidas. Estas características los hacen particularmente adecuados para aplicaciones en donde se requieren convertidores con una alta densidad de potencia; por lo que en la actualidad el estudio y caracterización de dispositivos *SiC* es de particular interés en el campo de la electrónica de potencia. El objetivo de este artículo es evaluar el desempeño de conmutación en dispositivos *SiC* y realizar una comparación operativa con el *trench-gate Si* IGBT y el *Si* CoolMos<sup>TM</sup>. Para ello, los dispositivos se evalúan en las transiciones de encendido y apagado commutando una carga inductiva, se analizan las formas de onda de tensión y corriente y se calcula la disipación de energía en ambas transiciones.

*Keywords:* SiC MOSFET, trench-gate Si IGBT, Si CoolMos<sup>TM</sup> MOSFET, caracterización de dispositivos, conmutación dura.

# 1. INTRODUCCIÓN

El carburo de silicio (SiC), aun cuando fue descubierto y fabricado por primera vez hace cien años (López et al., 2003), es un material que se considera relativamente nuevo en aplicaciones de semiconductores para electrónica de potencia. Su carácter semiconductor, un alto campo eléctrico de ruptura (3-5 MV/cm, ocho veces mayor a la del silicio) y una alta conductividad térmica (tres veces superior al del silicio y diez veces superior a la del galio), son propiedades que lo convierten en un candidato adecuado para complementar al silicio (Si) y al galio (Ga) en la construcción de dispositivos semiconductores de potencia. Estas propiedades permiten que los dispositivos semiconductores posean una mayor capacidad de bloqueo de tensión, baja caída de tensión en conducción, así como una alta velocidad de conmutación, aproximándolos más a interruptores ideales (Fernandez et al., 2013). Por lo anterior, los dispositivos basados en SiC han cobrado auge en aplicaciones de convertidores electrónicos que requieren manejar simultáneamente altos niveles de potencia y altas frecuencias de conmutación, permitiendo que operen con una mayor densidad de potencia (Imaizumi et al., 2015).

Los diodos de *SiC* están disponibles en el mercado desde el 2002 (Casady et al., 2015); sin embargo, la aparición de los

transistores de *SiC* es mucho más reciente, por lo que su comercialización y uso aún es reducido. En la actualidad existen varias configuraciones de transistores basadas en *SiC* como MOSFET y JFET, comercialmente disponibles con diversos fabricantes (Rodríguez et al., 2014). Algunos fabricantes recomiendan que no se considere una sustitución directa de transistores convencionales de *Si* por *SiC*. Además, es conveniente el uso de *drivers* diseñados específicamente para la operación de estos dispositivos (Munsen et al., 2015; Pittini et al., 2013).

Las ventajas de los diodos de SiC han sido ampliamente difundidas para una serie de aplicaciones, pues permiten reducir las pérdidas por conmutación en los convertidores (Pittini et al., 2013). Sin embargo, el uso masivo de los transistores de SiC se ha limitado principalmente por su precio y la disponibilidad en el mercado, en comparación con soluciones basadas en dispositivos de Si.

En el desarrollo de estrategias de control para convertidores de electrónica de potencia basadas en el modelo, es una práctica común representar las pérdidas de los semiconductores como una resistencia equivalente que disipa potencia. Usualmente esta resistencia no tiene un valor conocido *a priori*, y sólo en algunos casos, después de evaluar adecuadamente la eficiencia



y el desempeño del convertidor desde el punto de vista de electrónica de potencia, se puede proponer un valor razonable en el modelo con fines de control. Al momento de reducir las pérdidas reales en un convertidor es factible idealizar el comportamiento del mismo, reduciendo la incertidumbre en el modelo debido a la resistencia de pérdidas equivalente.

En este trabajo se presenta un análisis comparativo del desempeño de transistores *Si* y *SiC*; para ello se seleccionaron tres dispositivos. Dos dispostivos *Si* como lo son: el *trench-gate Si* IGBT y el *Si* CoolMos<sup>TM</sup>; y el *SiC* MOSFET. Se analizan las características de conmutación y se comparan los resultados. Para las pruebas experimentales se utiliza el mismo circuito *driver* para los tres transistores. Las pruebas se realizan para una tensión de bloqueo de 600 V y corriente pico de prueba de 10 A. El estudio tiene como objetivo evaluar las mejoras que podrían lograrse mediante la sustitución de transistores de *Si* con dispositivos de *SiC*, en términos de velocidad de conmutación y reducción de pérdidas.

# 2. TECNOLOGÍA SiC Y DISPOSITIVOS BAJO PRUEBA

En la actualidad, los semiconductores basados en *Si* siguen liderando el campo en la construcción de convertidores de potencia, fundamentalmente por su bajo costo y tecnología madura. Hoy en día tanto los MOSFET como los IGBT tienen un campo de operación muy bien definido en función a la frecuencia de conmutación y la tensión de bloqueo. Mientras que los IGBT se utiliza generalmente para frecuencias bajas (<30 kHz) y altas tensiones de bloqueo (> 650 V), los MOSFET se utilizan para frecuencias más altas (>20 kHz) y con tensiones de bloqueo inferiores (<650 V). En los segmentos de traslape donde se puede utilizar tanto el MOSFET como el IGBT, la elección depende del usuario (Biela et al., 2011).

Aunque el uso de diodos y transistores de SiC ha permitido un gran progreso en algunas aplicaciones, hay dos grandes retos que necesitan resolverse antes de que el SiC pueda penetrar totalmente el mercado: el precio y el encapsulado. En comparación con los dispositivos discretos de potencia de Si, el precio por dispositivo para SiC es mucho mayor (Palmour, 2014). Sin embargo se prevé una mejora significativa en términos de precios en el mediano plazo (Briere et al., 2013). Las ventajas ofrecidas por las características de la tecnología



Fig. 1. Proyección de crecimiento de la tecnología *SiC* (Casady et al., 2014).

*SiC* pueden dar lugar a un ahorro en los elementos de disipación de calor en una aplicación específica. Con  $R_{DS,on}$  idénticas, un *SiC* MOSFET ocupa un área de encapsulado 10 veces menor que un *Si* MOSFET; así como a una carga de compuerta ( $Q_g$ ) y capacitancias parásitas más reducidas, los cuales son factores que contribuyen a la disminución de las pérdidas por conmutación (Cooper et al., 2002). Estas ventajas han contribuido a que se comercialicen y cobren relevancia, por lo que su uso se ha incrementado, permitiendo que su precio disminuya y su disponibilidad se incremente. La Fig. 1 muestra la tendencia esperada en cuanto a la reducción de los costos, el tamaño y las mejoras esperadas en semiconductores de *SiC* (Casady et al., 2014). A la fecha la mayoría de los dispositivos de *SiC* están disponibles en los siguientes rangos: 400 V, 600 V, 900 V y 1.2 kV y 1.7 kV.

Para este trabajo se eligieron dispositivos en el segmento disponible en el mercado: el *trench-gate Si* IGBT (FGH15T120SMD) distribuido por Fairchild Semiconductor, el *Si* CoolMOS<sup>TM</sup> CP (SPW17N80C3) de Infineon Technologies A. G.; así como el *SiC* MOSFET (C2M0160120D) de Cree Inc. perteneciente a la segunda generación de comercialización y disponible en el mercado recientemente, en el periodo 2012-2013. Las principales características de estos dispositivos se muestran en la Tabla 1. Para la conmutación de los dispositivos bajo prueba (DUT por sus siglas en inglés) se utiliza el *Isolated Gate Driver* CRD-001 de Cree Inc., recomendado para

Parámetros	Si IGBT FGH15T120SMD	Si CoolMos SPW17N80C3	SiC MOSFET C2M0160120D
V <sub>DS,max</sub>	1200 V	800 V	1200 V
V <sub>CE</sub> o R <sub>DS,on</sub>	1.8 V	89 mΩ	160 mΩ
$I_{\rm C}$ o $I_{\rm D}$ @ $T_{\rm j}$ =25°C, 100°C	30 A, 15A	17A, 11A	17.7A, 11A
$\mathrm{C}_{\mathrm{iss}}$	1460pF	2300pF	527pF
$Q_{g}$	128nC	12nC	32.6nC
$V_{gs}$ on/off	15 V/-5 V	10 V/-5 V	18 V/-5 V

Tabla 1. Especificaciones de los dispositivos bajo prueba.



Congreso Nacional de Control Automático, AMCA 2015, Cuernavaca, Morelos, México.

la activación de *SiC* MOSFET y de MOSFET de menor potencia con mayor frecuencia de conmutación. El CRD-001 consta de dos convertidores CD/CD (aislados), un opto-aislador y un circuito impulsor que puede proporcionar una salida de 35 V y hasta 9 A de corriente con una resistencia de salida típica de 0.8  $\Omega$ . El opto-aislador tiene una muy alta inmunidad a transitorios en modo común (30 kV/µs), y puede operar desde 4.5 hasta 20 V. La tensión máxima de operación del optoaislador es de 20V (Cree, 2015). La salida del circuito *driver* se ajusta para definir la tensión de salida positiva en el encendido, para compensar la transconductancia del dispositivo, y la tensión negativa para evitar encender el dispositivo de manera indeseada y evitar apagados parciales.

# 3. CONFIGURACIÓN DE PRUEBA PARA LA EVALUACIÓN EN CONMUTACIÓN DURA

Para realizar las pruebas se utiliza el esquema del circuito propuesto por el fabricante con carga inductiva mostrado en la Fig. 2. El nivel de la tensión de prueba ( $V_{CD}$ ) es de 600 V y se obtiene con una fuente de alimentación, la corriente pico (I<sub>L</sub>) de prueba es de 10 A, y la carga inductiva es de 600 µH. El inductor se diseñó y construyó cuidadosamente para minimizar la capacitancia parásita asociada (que puede ocasionar sobretiros de corriente durante el encendido de los dispositivos). Para la construcción del inductor se utilizó un núcleo ferromagnético ETD59 de material 3C90. El diodo de libre circulación D es un SiC Schottky C4D20120A y se utiliza para todas las pruebas independientemente del DUT. El trenchgate Si IGBT, el Si CoolMos y el SiC MOSFET se insertan en el circuito en la posición del DUT. Para medir la corriente en el interruptor se utiliza un amplificador de corriente AM503S con una sonda A6303 Tektronix®.

Para las pruebas de encendido y apagado del DUT se genera un patrón de disparo de doble pulso. En las pruebas de doble pulso el DUT se conmuta con un patrón de disparo de dos pulsos de corta duración como se muestra en la Fig. 3. La frecuencia de repetición del patrón se establece lo suficientemente baja para evitar sobrecalentar el DUT.



Fig. 2. Circuito de prueba con carga inductiva.



Fig. 3. Formas de onda para la conmutación de doble pulso.

El primer pulso se utiliza para carga al inductor a través de una rampa de corriente y se utiliza para medir las características de apagado del DUT. La duración de este pulso depende de la tensión de prueba, la corriente pico de prueba, así como del valor de la inductancia, y se puede proponer a partir de:

$$V_{CD} = L \frac{\Delta I_L}{\Delta t} \tag{1}$$

Para las especificaciones de prueba y el inductor seleccionado en este trabajo, el pulso tiene una duración de  $\Delta t = 10 \ \mu$ s. Al final del pulso el DUT se apaga y la corriente fluye hacia el diodo de libre circulación. Considerando que la caída de tensión en conducción del diodo de libre circulación es de un valor muy reducido en comparación con la tensión del bus de CD y la disminución de la energía en el inductor se considera despreciable siempre y cuando el intervalo de bloqueo sea de corta duración. Para el sistema de pruebas, este tiempo se estableció en 5  $\mu$ s, considerando el dispositivo con tiempo de apagado más lento.

Durante el segundo pulso el DUT conmuta con la corriente de carga que se estableció a través del inductor. El ancho del segundo pulso se puede acotar para reducir la disipación de energía en el DUT y asegurar la corriente pico se mantenga cercana al punto de interés. Durante esta transición es posible evaluar las características de encendido del DUT. El pulso de encendido está en función de la tensión de prueba, la corriente pico de prueba y el valor de la inductancia; este pulso se fijó en 1 µs.

En la Fig. 4 se muestran las formas de onda ideales de conmutación para el encendido y apagado en el circuito de prueba mostrado en la Fig. 2. La energía disipada durante el encendido y apagado se determinan usando (1) y (2).



Congreso Nacional de Control Automático, AMCA 2015, Cuernavaca, Morelos, México.

$$E_{on} = \frac{I_{D\max}V_{DD}t_{on}}{2} + \frac{I_{RR}V_{DD}\left(t_{on} + \frac{t_1}{2}\right)}{3}$$
(2)

$$E_{off} = \frac{I_{D\max}V_{DD}t_{off}}{2}$$
(3)



Fig. 4. Formas de onda ideales de corriente y tensión durante el (a) encendido y (b) apagado en el DUT.

#### 4. RESULTADOS EXPERIMENTALES

La tensión en el DUT se mide utilizando sondas pasivas diferenciales de 500MHz, 10X. Para generar el patrón de disparo de doble pulso se utiliza un microcontrolador. El primer pulso tiene una duración de 10 $\mu$ s, el tiempo de bloqueo se fijó en 5 $\mu$ s y el segundo pulso tiene una duración de 1 $\mu$ s. Todas las pruebas se hicieron con una resistencia de compuerta (R<sub>g</sub>) de 3.33 $\Omega$  a una temperatura ambiente de 30°C. Los resultados experimentales se muestran en las Figs. 5 a 11.

En la Fig. 5 se muestran el patrón de disparo completo utilizado para conmutar los DUT y en las Figs. 6-11 se muestra las transiciones de los semiconductores propuestos durante el encendido y apagado. En la Tabla 2 se resumen los resultados obtenidos para las pruebas realizadas.

Del análisis de resultados se observa que el *SiC* MOSFET es mucho más veloz en el encendido y apagado. El *trench-gate Si* IGBT presenta un tiempo de encendido mucho mayor que los otros dos transistores. En el apagado tiene un tiempo 2.95 veces mayor que el *SiC* MOSFET y 2.08 veces que el *Si* CoolMos<sup>TM</sup>.

El *SiC* MOSFET presenta tiempos de encendido mucho mejores, no obstante la inductancia parásita que se forma en el lazo de potencia, así como la capacitancia paralela de la carga

inductiva impactan durante la conmutación y ocasionan sobretiros en la tensión y la corriente. Por lo que se presentan sobretiros de corriente con una amplitud tres veces más grande que en el *trench-gate Si* IGBT y *Si* CoolMos<sup>TM</sup>, con intervalos de oscilación más grandes. Esta oscilación es producto de la capacitancia de salida del *SiC* MOSFET resonando con la inductancia parásita en la trayectoria de alta corriente.

En relación a la energía disipada, durante el encendido el *SiC* MOSFET tiene un desempeño ligeramente mejor (0.05%) que el *Si* CoolMos<sup>TM</sup>. No obstante, durante el apagado, las ventajas que ofrece el *SiC* son claras, siendo 2.93 veces menor que la del *trench-gate Si* IGBT y 1.41 veces mejor que el *Si* CoolMos<sup>TM</sup>.



Fig. 5. Patrón de disparo de doble pulso.



Fig. 6. Encendido trench-gate Si IGBT.



Especificaciones		<i>Si</i> IGBT FGH15T120SMD	<i>Si</i> CoolMos <sup>TM</sup> SPW17N80C3	<i>SiC</i> MOSFET C2M0160120D
dv/dt, di/dt durante el encendido		125 kV/μs, 1.25 kA/μs	42 kV/μs, 2.25 kA/μs	62.5 kV/µs, 5.83 kA/µs
dv/dt, di/dt durante el apagado		10 kV/µs, 1 kA/µs	39 kV/µs, 0.406 kA/µs	62.5 kV/µs, 0.583 kA/µs
$I_{Dmax} = 10A$ $V_{DD} = 600V$	Encendido	$t_{on} = 110 \text{ ns}$	$t_{on} = 25 \text{ ns}$	$t_{on} = 19 \text{ ns}$
		$t_1 = 13 \text{ ns}, I_{RR} = 3.8 \text{ A}$	$t_1 = 16 \text{ ns}, I_{RR} = 2 \text{ A}$	$t_1 = 11 \text{ ns}, I_{RR} = 7 \text{ A}$
	Apagado	$t_{\rm off} = 91.6  \rm ns$	$t_{off} = 44 \text{ ns}$	$t_{off} = 31 \text{ ns}$
Energía disipada		$E_{on} = 380 \ \mu J$	$E_{on} = 96 \ \mu J$	$E_{on} = 91 \ \mu J$
		$E_{off} = 549 \ \mu J$	$E_{off} = 264 \ \mu J$	$E_{off} = 187 \ \mu J$





Fig. 7. Encendido Si CoolMos<sup>TM</sup>.



Fig. 8. Encendido SiC MOSFET.



Fig. 9. Apagado trench-gate Si IGBT.



Fig. 10. Apagado Si CoolMos<sup>TM</sup>.



Centro Nacional de Investigació

Desarrollo Tec

AMCA

Fig. 11. Apagado SiC MOSFET.

# 5. CONCLUSIONES

En este artículo se presenta un análisis comparativo del desempeño de varios transistores de última generación durante el proceso de conmutación. Se ha realizado un análisis descriptivo del proceso de evaluación de la conmutación y para la experimentación se utiliza un esquema con carga inductiva y un patrón de disparo de doble pulso, en condiciones de prueba de 600 V y 10A. El análisis muestra que, de las tres tecnologías evaluadas (SiC MOSFET, trench-gate Si IGBT y Si CoolMos<sup>TM</sup>), el SiC MOSFET tiene tiempos de conmutación para el encendido y apagado más rápidos que los dispositivos con los que se compara. Lo anterior representa menores pérdidas, y por lo tanto, es factible la idealización de las pérdidas en los modelos de algunos convertidores basados en estos dispositivos. No obstante, el SiC MOSFET presenta sobretiros de corriente mayores durante la conmutación de encendido debido a elementos parásitos asociados a las trayectorias en el lazo de potencia, así como a la carga inductiva.

# AGRADECIMIENTOS

Trabajo realizado gracias a los apoyos obtenidos a través del proyecto CONACYT 215844, a la Universität Siegen y al Servicio Alemán de Intercambio Académico (DAAD) con la beca referencia A/14/04153.

# REFERENCIAS

- Biela, J., Schweizer, M., Waffler, S. and Kolar, J. W., (2011), SiC versus Si-Evaluation of potencials for performance improvement of inverter and DC-DC converter systems by SiC power semiconductors, Industrial Electronics, *IEEE Transactions on*, Vol. 58, No. 7, pp. 2872-2882.
- Briere, Michael A., (2013), The Status of GaN on Si based Power Device Development at International Rectifier,

ACOO Enterprises LLC under contract to International Rectifier, *APEC Exhibitor Presentation*.

- Casady, J. and Palmouir J., (2014), Power products commercial roadmap for SiC from 2012-2020, Cree *Power, HMW Direct-Drive Motor Workshop*.
- Casady J., Pala, Vipindas et. al, (2015), New Generation 10kV SiC Power MOSFET and Diodes for Industrial Applications, *PCIM Europe*, pp. 96-103.
- Cree Inc. (2015). SiC MOSFET Isolated Gate Driver. Junio 2015, de Cree Inc. Sitio web: http://www.cree.com/~/media/Files/Cree/Power/Applicatio n%20Notes/CPWRAN10.pdf.
- Cooper, J. A., Agarwal, A., (2002), SiC power-switching devices-the second electronics revolution, *Proceedings of the IEEE*, Vol. 90, No. 6, pp. 956-968, 2002.
- Fernández, M., Rodríguez, A., Vázquez, A., Lamar, D.G., Arias, M., Sebastián, J., (2013). Comparativa de las conmutaciones entre el transistor JFET de SiC y la configuración SiC JFET/Si MOSFET en cascodo, SAAEI, pp. TCP5-1. Julio. Madrid, España.
- Imaizumi, M., Miura, N. (2015). Characteristics of 600, 1200, and 3300 V Planar SiC MOSFETs for Energy Conversion Applications, *IEEE Transactions on Electron Devices*, Vol. 62, No. 2, pp. 390-390.
- López, E., Arriaga, J., (2003), Cálculo de primeros principios de las propiedades electrónicas de nitruros del grupo III-V, *Superficies y Vacío* Vol 17, No. 1, pp. 21-26.
- Muhsen, H., Lutz, J., Hiller, S., (2015), Design and Evaluation of Gate Drivers of SiC MOSFET. *PCIM Europe*, pp. 1346-1353.
- Palmour, J.W., Cheng, L., Pala, V. et al (2014), Silicon Carbide power MOSFETs Breakthrough performance from 900 V up to 15 kV, *Int. Symp. Power Semi. Devices and ICs*, pp. 79-82.
- Pittini, R., Zhang, Z, and Andersen, M. A. E., (2013), Switching Perfomance Evaluation of Commercial SiC Power Devices (SiC JFET and SiC MOSFET) in Relation to the Gate Driver Complexity, in *IEEE Proc. ECCE Asia Downunder*, pp.233-239.
- Rodríguez, A., Fernández, M., Hernando, M. M., Lamar, D.G., Arias, M., Sebastián, J., (2014). Switching Performance Comparison of the SiC JFET and the SiC JFET/Si MOSFET Cascode Configuration, *IEEE Transactions on Power Electronics*, Vol. 29-5, pp. 2428-2440.