

# Análisis de un regulador PFC elevador basado en una estructura en no-cascada

Rodrigo Loera-Palomo\*      Jorge Alberto Morales-Saldaña\*      Elvia Palacios<sup>+</sup>

\* Facultad de Ingeniería, Universidad Autónoma de San Luis Potosí,  
Av. Dr. Manuel Nava No. 8, San Luis Potosí, S.L.P., 78290 México,

<sup>+</sup> Facultad de Ciencias, Universidad Autónoma de San Luis Potosí,  
Av. Salvador Nava S/N, San Luis Potosí, S.L.P., 78290 México,

Email: [jmorales@uaslp.mx](mailto:jmorales@uaslp.mx).

**Resumen**— Los reguladores PFC son convertidores conmutados con estructuras en no-cascada, que han despertado un gran interés en fuentes de alimentación, debido a su alta eficiencia. En este trabajo se presentan algunos resultados relacionados con el compromiso entre las tareas de control de corrección de factor de potencia y regulación del voltaje de salida, en un regulador PFC elevador. Para la etapa de regulación fueron probados dos esquemas de control para observar como la tarea de regulación afecta la tarea de corrección. Es claro que la selección de la técnica de control usada es un factor importante en el compromiso para lograr una buena corrección de factor de potencia.

**Palabras clave:** Convertidores conmutados, corrección de factor de potencia.

## I. Introducción

En la actualidad, las fuentes de alimentación conmutadas deben satisfacer requerimientos tales como: un voltaje de salida regulado, alta eficiencia, baja distorsión armónica, además de un alto factor de potencia. Aunque un gran número de configuraciones de convertidores conmutados han sido desarrolladas, es difícil encontrar una topología que satisfaga estos requerimientos de manera simultánea.

Un esquema ampliamente conocido de convertidores conmutados es mostrado en la figura 1, éste usa la interconexión en cascada de dos convertidores dc-dc básicos, donde el primer convertidor realiza la corrección de factor de potencia, mientras que el segundo regula el voltaje de salida. Sin embargo, este esquema presenta una baja eficiencia debido a que la potencia total de entrada es procesada por cada uno de los convertidores antes de proveerla a la carga.

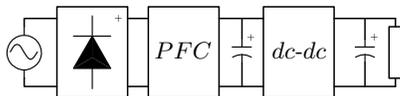


Figura 1. Regulador PFC en una configuración cascada

En los últimos años, las configuraciones con estructuras en no-cascada han despertado un gran interés, debido a que presentan mayor eficiencia. Una descripción completa de este tipo de esquemas se encuentra en (Tse and Chow,

2000; Tse *et al.*, 2001), donde son presentadas dieciséis configuraciones de reguladores con corrección de factor de potencia (reguladores PFC), los cuales se componen de la interconexión de dos convertidores dc-dc básicos.

El regulador PFC analizado en este trabajo tiene una estructura en no-cascada tipo I-IIB (Tse and Chow, 2000; Tse *et al.*, 2001), figura 2.

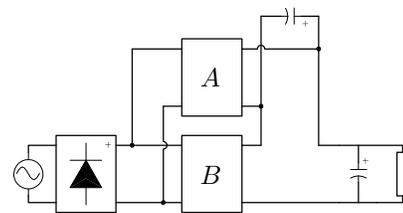


Figura 2. Esquema del regulador PFC tipo I-IIB

El objetivo de este artículo es presentar algunos resultados relacionados con el compromiso entre las tareas de control de corrección de factor de potencia y regulación del voltaje de salida, en un regulador PFC elevador.

## II. Regulador PFC

En un regulador PFC, los objetivos de control son corregir el factor de potencia y regular el voltaje de salida. En el caso de la configuración en cascada, figura 1, la designación de tareas para cada uno de los convertidores dc-dc básicos es obvia. En el caso de convertidores con estructura en no-cascada, esta designación no resulta transparente.

Con el fin de establecer la designación de las tareas de control en cada una de las etapas del regulador, se asume lo siguiente

- Los convertidores básicos operan en modo de conducción continua (CCM, por sus siglas en inglés),
- el voltaje de los capacitores son constantes,
- el voltaje de alimentación corresponde a un voltaje senoidal rectificado,
- la corriente de entrada en la etapa de corrección de factor de potencia es proporcional al voltaje de alimentación.

Las expresiones que relacionan las variables a controlar con las variables del regulador, están dadas por

$$v_{C2}(t) = v_{C1}(t) + v_{B2}(t)$$

$$i_E(t) = i_{A1}(t) + i_{B1}(t)$$

donde  $v_{C1}$  es el voltaje en el elemento de almacenamiento,  $v_{B2}$  es el voltaje de salida del convertidor  $B$ ,  $i_{A1}$  es la corriente de entrada al convertidor  $A$ , e  $i_{B1}$  la corriente de entrada del convertidor  $B$ .

Considerando lo anterior, así como al convertidor  $A$  como la etapa de corrección, las expresiones anteriores se reescriben como

$$V_{C2} = V_{C1} + v_{B2}(t) \quad (1)$$

$$i_E(t) = I_{A1} |\text{sen}(\omega t)| + i_{B1}(t) \quad (2)$$

En (2) se observa que la corriente demandada por el convertidor  $B$  (etapa de regulación) afecta el desempeño de la etapa de corrección de factor de potencia.

La etapa de corrección y regulación pueden representarse por los esquemas de la figura 3 y figura 4, respectivamente.

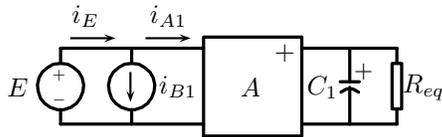


Figura 3. Esquema simplificado de la etapa de corrección

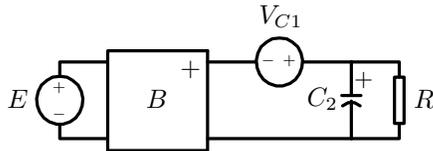


Figura 4. Esquema simplificado de la etapa de regulación

En el regulador PFC, se propone un convertidor boost en la etapa de corrección de factor de potencia. Este tipo de convertidor es ampliamente usado en aplicaciones de ac-dc y dc-dc. Además, las fuentes de alimentación con corrección de factor de potencia son en general implementadas con este convertidor (Sebastián *et al.*, 1997; Jang *et al.*, 2006). La etapa de regulación es implementada usando un convertidor buck-boost.

El circuito resultante del regulador PFC se muestra en la figura 5. En este esquema  $E$  corresponde al voltaje de línea rectificado,  $R$  es la carga,  $L_j$  los inductores,  $C_j$  los capacitores y  $S_j$  los interruptores activos (MOSFET's).

### III. Modelado

El modelo del regulador PFC es derivado usando técnicas convencionales de promediado, ampliamente usadas en convertidores dc-dc. Estas consisten en el análisis de las redes

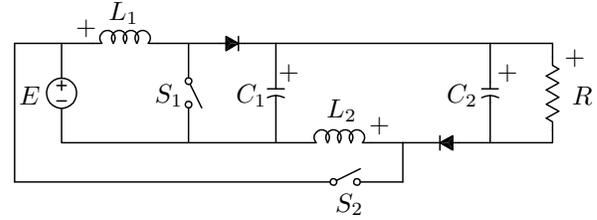


Figura 5. Circuito del regulador PFC en configuración I-IIB

resultantes definidas por la condición de los interruptores activos, figura 5. El modelo promedio en espacio de estados del regulador PFC es dado en (3).

$$\begin{aligned} \frac{di_{L1}}{dt} &= \frac{E}{L_1} - \frac{v_{C1}}{L_1}(1 - d_1) \\ \frac{di_{L2}}{dt} &= \frac{E}{L_2}d_2 + \frac{(v_{C1} - v_{C2})}{L_2}(1 - d_2) \\ \frac{dv_{C1}}{dt} &= \frac{i_{L1}}{C_1}(1 - d_1) - \frac{i_{L2}}{C_1}(1 - d_2) \\ \frac{dv_{C2}}{dt} &= \frac{i_{L2}}{C_2}(1 - d_2) - \frac{v_{C2}}{RC_2} \end{aligned} \quad (3)$$

donde  $d_1$  es el ciclo de trabajo para la etapa de corrección y  $d_2$  es el ciclo de trabajo para la etapa de regulación.

En estos modelos, el voltaje de entrada es un valor constante, sin embargo, en el regulador PFC el voltaje de entrada corresponde a un voltaje senoidal rectificado. Aún así, el modelo promedio resultante es válido considerando que la frecuencia de línea es menor en comparación con la frecuencia de conmutación. Por lo tanto, el voltaje de entrada del convertidor puede considerarse como una constante en algunos ciclos de conmutación. Además, si los convertidores operan en CCM, la relación de conversión del convertidor es idéntica a la obtenida en convertidores dc-dc, con la diferencia que ahora son usados los valores *rms* de las variables (Zhu *et al.*, 1999).

Las técnicas de control lineal han sido estrategias ampliamente usadas para convertidores dc-dc, debido a esto es requerido un modelo lineal que describa el comportamiento del convertidor en la vecindad de un punto de operación. Para el modelo del regulador dado en (3), el punto de operación está dado por

$$V_{C1} = \frac{E}{(1 - D_1)} \quad V_{C2} = \frac{E(1 - D_1 D_2)}{(1 - D_1)(1 - D_2)}$$

$$I_{L1} = \frac{V_{C2}}{(1 - D_1)R} \quad I_{L2} = \frac{V_{C2}}{(1 - D_2)R}$$

donde  $D_1$  y  $D_2$  corresponden a los ciclos de trabajo nominales del regulador.

Ahora, el modelo del regulador es linealizado en el punto de operación ( $I_{L1}$ ,  $I_{L2}$ ,  $V_{C1}$ ,  $V_{C2}$ ). Así, el sistema perturbado es obtenido como  $\tilde{x} = A\tilde{x} + B\tilde{u}$ , donde  $\tilde{x} = [\tilde{i}_{L1} \ \tilde{i}_{L2} \ \tilde{v}_{C1} \ \tilde{v}_{C2}]^T$  y  $\tilde{u} = [\tilde{d}_1 \ \tilde{d}_2]^T$ . Las matrices  $A$  y  $B$

están dadas por

$$A = \begin{bmatrix} 0 & 0 & -\frac{(1-D_1)}{L_1} & 0 \\ 0 & 0 & \frac{(1-D_2)}{L_2} & -\frac{(1-D_2)}{L_2} \\ \frac{(1-D_1)}{C_1} & -\frac{(1-D_2)}{C_1} & 0 & 0 \\ 0 & \frac{(1-D_2)}{C_2} & 0 & -\frac{1}{RC_2} \end{bmatrix}$$

$$B = \begin{bmatrix} \frac{V_{C1}}{L_1} & 0 \\ 0 & \frac{(E-V_{C1}+V_{C2})}{L_2} \\ -\frac{L_1}{C_1} & \frac{L_2}{C_1} \\ 0 & -\frac{L_2}{C_2} \end{bmatrix}$$

#### IV. Diseño de controladores

En el regulador PFC, el convertidor buck-boost se encarga de la regulación del voltaje de salida. Para aspectos de análisis, se proponen dos técnicas de control para realizar esta tarea: el control por modo corriente promedio y el control por modos deslizantes. En donde es observado el efecto de la regulación sobre la corrección del factor de potencia. El desarrollo de los esquemas de control es mostrado a continuación.

##### IV-A. Control por modo corriente promedio

El control en modo corriente promedio es ampliamente usado en la industria de las fuentes de alimentación. Este tipo de control tiene un lazo interno de corriente y una retroalimentación lineal mas integral en un lazo externo de voltaje. Una de las ventajas del control en modo corriente es una respuesta transitoria rápida debida al lazo de corriente (Chan, 2007).

Para el diseño del control en la etapa de regulación, se propone un procedimiento típico basado en la respuesta en frecuencia. Con este fin, se obtiene la función de transferencia  $\frac{\tilde{i}_{L2}(s)}{\tilde{d}_2(s)}$  la cual exhibe un comportamiento de cuarto orden para el diseño del lazo interno de corriente.

El lazo interno de corriente tiene la finalidad de amortiguar los picos de resonancia. En sistemas de segundo orden, el lazo de corriente trasforma la dinámica de segundo orden en una dinámica dominante de primer orden, pero en sistemas más complejos p.e. regulador PFC, este procedimiento no es transparente.

El diagrama de bloques del lazo interno de corriente es mostrado en la figura 6, donde  $M(s)$  corresponde al modulador,  $F(s)$  es un filtro pasa-bajas y  $G_1$  es la ganancia de retroalimentación de la corriente  $i_{L2}$ .

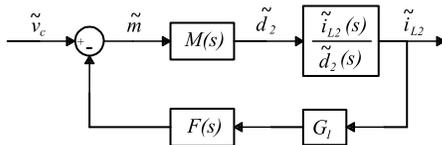


Figura 6. Diagrama de bloques de la retroalimentación de corriente para la función de transferencia  $\frac{\tilde{i}_{L2}(s)}{\tilde{d}_2(s)}$

En la figura 7 se muestra la respuesta en frecuencia de  $\frac{\tilde{i}_{L2}(s)}{\tilde{d}_2(s)}$  y de  $\frac{\tilde{i}_{L2}(s)}{\tilde{v}_c(s)}$  cuando se implementa el lazo interno de corriente. Se observa que la dinámica de cuarto orden se transforma en una dinámica dominante de primer orden, lo cual simplifica substancialmente el diseño del lazo externo de voltaje.

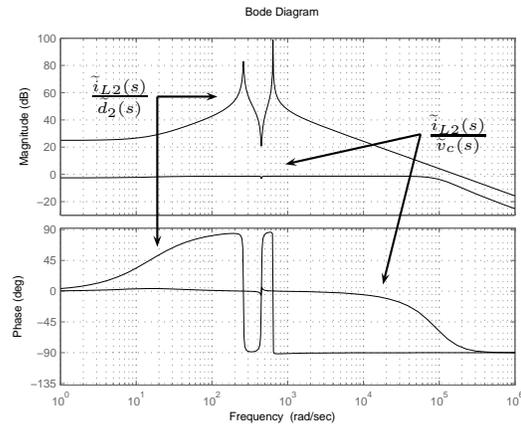


Figura 7. Diagrama de Bode de las funciones de transferencia  $\frac{\tilde{i}_{L2}(s)}{\tilde{d}_2(s)}$  y  $\frac{\tilde{i}_{L2}(s)}{\tilde{v}_c(s)}$

El esquema de control para la regulación del voltaje de salida es mostrado en la figura 8, donde  $G_c(s)$  representa la función de transferencia del controlador, el cual corresponde a un proporcional más integral (PI) y  $H$  a la ganancia de retroalimentación del voltaje de salida.

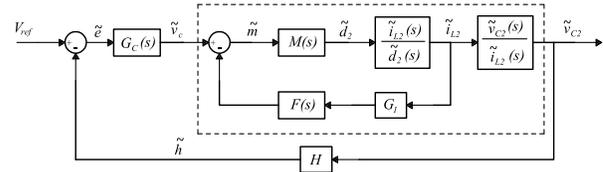


Figura 8. Diagrama de bloques del esquema de control para la etapa de regulación

El criterio de diseño del controlador  $G_c(s)$  es basado en el criterio de estabilidad relativa de las trazas de Bode, donde la pendiente de magnitud de la ganancia de lazo debe caer aproximadamente a  $-20 \text{ dB/dec}$  en su cruce por  $0 \text{ dB}$ .

De acuerdo a lo anterior, se obtiene que los parámetros del controlador son  $K_p = 1$  y  $K_i = 20$ . Con estos parámetros, el sistema es estable, donde se tiene que la pendiente de la ganancia de lazo en el cruce por  $0 \text{ dB}$  es aproximada a  $-20 \text{ dB/dec}$  y los márgenes de ganancia y fase son  $MG = 64.9 \text{ dB}$  y  $MF = 86.4^\circ$ , respectivamente. Sin embargo, la respuesta del sistema es lenta. Por consiguiente, se realiza un balance entre estabilidad y respuesta dinámica. Con los valores de  $K_p = 1$  y  $K_i = 10000$  se tiene que la pendiente de la ganancia de lazo en el cruce por  $0 \text{ dB}$  es aproximada a  $-40 \text{ dB/dec}$  y los márgenes de ganancia

y fase son  $MG = 4.25 \text{ dB}$  y  $MF = 2.37^\circ$ . Desde el punto de vista de control lineal, el sistema está cerca de la inestabilidad, no obstante se obtiene una mejor respuesta dinámica del convertidor.

#### IV-B. control por modos deslizantes

Esta técnica de control ofrece ciertas ventajas, tales como: estabilidad, robustez, buena respuesta dinámica y una sencilla implementación. Un aspecto importante es la frecuencia de conmutación, la cual no es constante, ya que depende de los requerimientos de control.

Para el control por modos deslizantes, se utilizará un esquema simplificado de la etapa de regulación, figura 4. Además, se hará uso del modelo no lineal en modo conmutado, el cual está dado por

$$\frac{di_{L2}}{dt} = \frac{Eq_2}{L_2} + \frac{(V_{C1} - v_{C2})(1 - q_2)}{L_2} - \frac{i_{L2}R_{L2}}{L_2} \quad (4)$$

$$\frac{dv_{C2}}{dt} = \frac{i_{L2}(1 - q_2)}{C_2} - \frac{v_{C2}}{RC_2}$$

donde  $R_{L2}$  es la resistencia serie asociada al inductor  $L_2$  y  $q_2$  representa la función de conmutación del interruptor activo del convertidor buck-boost, la cual toma valores de 0 ó 1 dependiendo del estado de apagado o encendido del interruptor activo.

Ya que se desea mantener el voltaje de salida del convertidor regulado, la superficie deslizante propuesta es

$$S = v_{C2} - \alpha = 0 \quad (5)$$

donde  $\alpha$  es una constante. De acuerdo con la expresión anterior, la variable de control  $q_2$  debe satisfacer lo siguiente

$$q_2 = \begin{cases} 0 & \text{cuando } S < 0 \\ 1 & \text{cuando } S > 0 \end{cases} \quad (6)$$

Para establecer la *condición de alcanzabilidad* (Banerjee and Verghese, 2001), se propone una función cuadrática de Lyapunov

$$V = \frac{1}{2}S^2$$

donde  $V > 0$  y  $\dot{V} = 0$  para  $S = 0$ , donde  $S$  es la superficie deslizante. Para asegurar la *condición de alcanzabilidad* de la superficie deslizante se debe satisfacer que  $S\dot{S} < 0$ .

Para la superficie deslizante propuesta, al evaluar la expresión  $S\dot{S}$  cuando  $q_2 = 0$ , se tiene que

$$S\dot{S} = \frac{(v_{C2} - \alpha)}{C_2} \left( i_{L2} - \frac{v_{C2}}{R} \right)$$

donde

$$S\dot{S} < 0 \quad \text{si} \quad i_{L2} > \frac{v_{C2}}{R}$$

lo cual sólo ocurre si el convertidor buck-boost opera como elevador. Ahora, al evaluar  $S\dot{S}$  cuando  $q_2 = 1$ , se tiene la siguiente expresión

$$S\dot{S} = (v_{C2} - \alpha) \left( -\frac{v_{C2}}{RC_2} \right)$$

donde

$$S\dot{S} < 0 \quad \forall v_{C2}$$

La superficie deslizante  $S = v_{C2} - \alpha$  es alcanzable únicamente si la condición inicial del convertidor satisface que  $S > 0$ , además la operación del convertidor buck-boost está restringida como elevador. Por lo tanto, esta superficie deslizante no es adecuada para el control del convertidor.

Ahora, se propone una superficie deslizante de la forma

$$S = i_{L2} - \beta = 0 \quad (7)$$

donde  $\beta$  es una constante, y la variable de control  $q_2$  cumple con lo siguiente

$$q_2 = \begin{cases} 1 & \text{cuando } S < 0 \\ 0 & \text{cuando } S > 0 \end{cases} \quad (8)$$

Ahora, la *condición de alcanzabilidad* se establece al evaluar la expresión  $S\dot{S}$  cuando  $q_2 = 1$ , resultando en

$$S\dot{S} = \frac{(i_{L2} - \beta)}{L_2} (E - i_{L2}R_{L2}) \quad (9)$$

donde

$$S\dot{S} < 0 \quad \text{ya que} \quad E > i_{L2}R_{L2}$$

Al evaluar la expresión  $S\dot{S}$  cuando  $q_2 = 0$ , se encuentra que

$$S\dot{S} = \frac{(i_{L2} - \beta)}{L_2} [(V_{C1} - v_{C2}) - i_{L2}R_{L2}] \quad (10)$$

donde

$$S\dot{S} < 0 \quad \text{ya que} \quad v_{C2} > V_{C1}$$

de manera que la *condición de alcanzabilidad* se satisface.

Ya que se determina que la superficie deslizante es alcanzable, hay que establecer la *condición de deslizamiento*. Es importante mencionar que la variable de control  $q_2$  es discontinua en la superficie deslizante  $S = 0$ , como se muestra en (8). Pero, bajo la acción de un control por modos deslizantes los estados del sistema estarán restringidos a la superficie deslizante propuesta. Por lo tanto, cuando  $S = 0$  la derivada de la superficie debe ser  $\dot{S} = 0$ , de manera que

$$\dot{S} = \frac{di_{L2}}{dt} = \frac{Eq_2}{L_2} + \frac{(V_{C1} - v_{C2})(1 - q_2)}{L_2} - \frac{i_{L2}R_{L2}}{L_2} = 0 \quad (11)$$

La variable de control  $q_2$  se sustituye por un equivalente  $q_{2(eq)}$ , el cual representa una variable continua que mantiene la evolución del sistema sobre la superficie deslizante. Despejando la variable de control de la expresión anterior, se obtiene

$$q_{2(eq)} = \frac{(v_{C2} - V_{C1}) + i_{L2}R_{L2}}{(E + v_{C2} - V_{C1})} \quad (12)$$

en donde la variable de control equivalente  $q_{2(eq)}$  tiene una correspondencia con el ciclo de trabajo promedio  $D_2$ . De manera que el control equivalente satisface  $0 < q_{2(eq)} < 1$ , asegurando la *condición de deslizamiento*.

En sistemas conmutados, la frecuencia de conmutación no puede ser infinita, por esta razón se agrega una banda de

histéresis alrededor de la superficie deslizante para limitar la frecuencia de conmutación del sistema.

La banda de histéresis determina el tamaño del rizo en la corriente del inductor  $i_{L2}$ . Además, evita que la frecuencia de conmutación (aunque ésta es variable) sea excesivamente alta. Ahora con la banda de histéresis, la señal de control  $q_2$  debe satisfacer

$$q_2 = \begin{cases} 1 & \text{cuando } S < -\kappa \\ 0 & \text{cuando } S > \kappa \end{cases} \quad (13)$$

de esta manera se crea una región  $-\kappa \leq S \leq \kappa$  en donde no existe ninguna acción de control. Donde, la *condición de alcanzabilidad y deslizamiento* se satisfacen.

La superficie deslizante propuesta  $S = i_{L2} - \beta$  asume que la corriente de inductor es conocida. Sin embargo, como el objetivo de control es mantener el voltaje de salida  $v_{C2}$  regulado, éste es el único valor conocido. Por lo tanto, un control multilazo, figura 9, es necesario para obtener la referencia  $\beta$  para el lazo interno de corriente. El lazo externo de voltaje proporciona la referencia  $\beta$  para la superficie deslizante, a través de la comparación del voltaje de salida con una referencia y un controlador integral o PI ( $C(s)$ ). De esta manera se mantiene al convertidor en un punto de operación deseado.

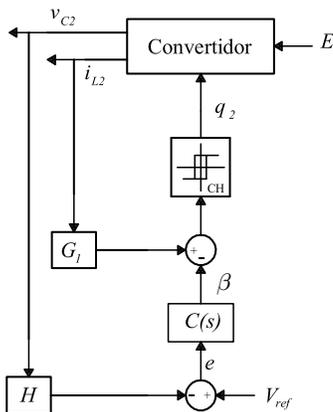


Figura 9. Estructura del control por modos deslizantes para el sistema simplificado de la etapa de regulación

En el control por modos deslizantes los parámetros del controlador se escogerán dependiendo de la aplicación (Ahmed *et al.*, 2003). Los parámetros seleccionados para el controlador PI de esta aplicación son  $K_p = 1$  y  $K_i = 500$ .

#### IV-C. Etapa de corrección de factor de potencia

En el regulador PFC de este artículo, se implementa un control en modo corriente promedio para realizar la corrección de factor de potencia, (Loera *et al.*, 2008). En este esquema se incluye además un modulador PWM general, el cual evita el uso del multiplicador y el sensado del voltaje de línea rectificado, los cuales son requeridos en los métodos de control tradicionales (ON Semiconductor, 2004). Es importante mencionar que en la etapa

de regulación serán implementados los diseños propuestos de la subsección anterior, mientras que en el corrector se emplea el esquema antes mencionado.

#### V. Resultados experimentales

En esta sección, se presentan los resultados experimentales de dos esquemas de control para la regulación del voltaje de salida en un prototipo de regulador PFC tipo I-IIIB. Las especificaciones del regulador PFC son: una potencia de salida de  $56 W$  para un voltaje de salida de  $150 V_{dc}$  y un voltaje de entrada de  $17 V_{rms}$ . La frecuencia de conmutación es  $f_s = 50 kHz$ . Los parámetros del convertidor están dados por

- Resistencia de carga:  $400\Omega$
- Inductor de la primera etapa:  $576\mu H$
- Inductor de la segunda etapa:  $566\mu H$
- Elemento de almacenamiento:  $440\mu F$
- Capacitor de salida:  $440\mu F$

En la figura 10(a) se muestra la corriente de línea del regulador, cuando un control por modos deslizantes es implementado en la etapa de regulación. El factor de potencia resultante del regulador PFC es de 0.98, sin embargo, el control por modos deslizantes introduce distorsión en la corriente de línea, debido a que la corriente presente en el inductor se encuentra a un nivel constante, Fig. 11(a), además se aprecia un intervalo de tiempo en el cual la corriente no se mantiene cercana al valor deseado y esto ocurre en la cercanía del cruce por cero de la onda senoidal. Un aspecto de interés está asociado con la frecuencia de conmutación del convertidor, ya que para este esquema de control la frecuencia de conmutación es variable, estos tres factores dan como resultado una mayor distorsión en la corriente de entrada. En la figura 10(b) es mostrada la corriente de línea cuando un control en modo corriente promedio es usado en la etapa de regulación. El factor de potencia resultante del regulador bajo este esquema de control es de 0.99. Como se observa en la figura, la forma de onda presenta menos distorsión en comparación con la Fig. 10(a). Esto se debe al hecho de que la frecuencia de conmutación es igual en ambas etapas del regulador. Además, la evolución de la corriente de inductor es más suave y similar a una senoidal rectificadas, contribuyendo de manera importante a la tarea de corrección, en donde se busca que la corriente de entrada sea proporcional al voltaje de alimentación.

Ahora, cambios de carga son aplicados desde  $56 W$  a  $84 W$  de manera continua, esto a una frecuencia de  $4.2 Hz$ . La respuesta transitoria del voltaje de salida usando un control por modos deslizantes se muestra en la figura 12. Se tiene que éste presenta un rizo en el voltaje de salida alrededor de  $11.2V_{pp}$ . Lo cual corresponde a una variación de voltaje del  $7.47\%$ . Un aspecto importante es que presenta un transitorio considerable. En la figura 13 se muestra la respuesta transitoria del voltaje de salida usando un control en modo corriente promedio. Aquí, el rizo en el voltaje de

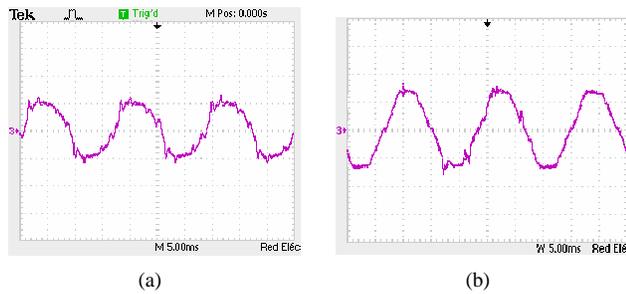


Figura 10. Corriente de línea del regulador PFC: (a) usando un control por modos deslizantes en la etapa de regulación (5 A/div, Tiempo: 5 ms/div), y (b) usando un control en modo corriente en la etapa de regulación (5 A/div, Tiempo: 5 ms/div)

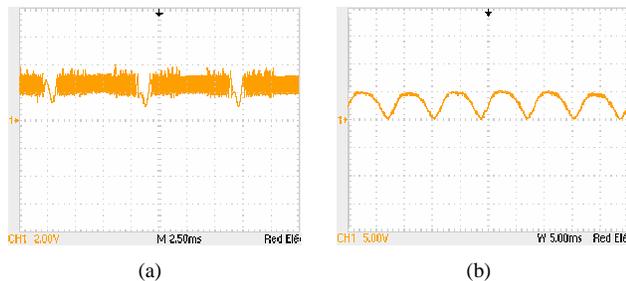


Figura 11. Corriente de inductor en la etapa de regulación: (a) usando un control por modos deslizantes (2 A/div, Tiempo: 2.5 ms/div), y (b) usando un control en modo corriente promedio (5 A/div, Tiempo: 5 ms/div)

salida de  $8V_{pp}$ , el cual representa una variación de voltaje del 5.33 %.

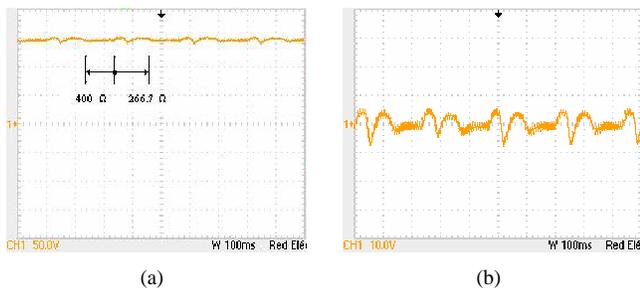


Figura 12. Respuesta del voltaje de salida ante cambios de carga (56W a 84W) con control por modos deslizantes: (a) voltaje de salida (50 V/div, Tiempo: 100 ms/div), y (b) rizo del voltaje de salida (10 V/div, Tiempo: 100 ms/div)

## VI. Conclusiones

En este artículo se muestra el esquema de un regulador PFC elevador tipo I-IIB, el cual presenta una estructura en no-cascada. También, se realiza el diseño de dos esquemas de control (control en modo corriente y control por modos deslizantes) para aspectos de regulación del voltaje de salida. En donde la implementación del esquema de control juega un papel importante en el desempeño del convertidor, en cuanto a la regulación del voltaje de salida y corrección del factor de potencia.

El control por modos deslizantes, implementado en el regulador PFC, no permite alcanzar un buen desempeño

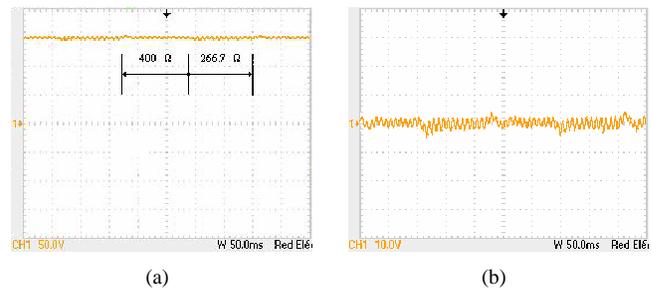


Figura 13. Respuesta del voltaje de salida ante cambios de carga (56W a 84W) con control por corriente promedio: (a) voltaje de salida (50 V/div, Tiempo: 50 ms/div), y (b) rizo del voltaje de salida (10 V/div, Tiempo: 50 ms/div)

hacia la regulación, además, introduce distorsión en la corriente de línea. Por el contrario, la implementación de un control en modo corriente permite un buen desempeño de regulación, esto sin afectar de manera adversa la corrección de factor de potencia.

## Referencias

- Ahmed, M., Miko Kuisma and Pertti Silventoinen (2003). Implementing simple procedure for controlling switch mode power supply using sliding mode control as a control technique. *Proceedings of XIII-th International Symposium on Electrical Apparatus and Technologies, SIELA*, 9–14.
- Banerjee, S. and George C. Verghese (2001). *Nonlinear Phenomena in Power Electronics: Attractors, Bifurcations, Chaos, and Nonlinear Control*. IEEE Press.
- Chan, C. (2007). A nonlinear control for DC-DC power converters. *IEEE Trans. Power Electron.*, **22**, (1), 216–222.
- Jang, Y., Milan M. Jovanovic, Kung-Hui Fang and Yu-Ming Chang (2006). High-power-factor soft-switched boost converter. *IEEE Trans. Power Electron.*, **21**, (1), 98–104.
- Loera, R., J. A. Morales Saldaña and E. E. Carbajal Gutierrez (2008). Modeling and control of a PFC regulator with reduced redundant power processing. *IEEE PESC'08*, 1314–1319.
- ON Semiconductor (2004). *Power factor correction (PFC) handbook*.
- Sebastián, J., Pedro J. Villegas, Fernando Nuño, Oscar García and Jaime Arau (1997). Improving dynamic response of power-factor-preregulators by using two-input high-efficient postregulators. *IEEE Trans. Power Electron.*, **12**, (6), 1007–1016.
- Tse, C. K. and Martin H. L. Chow (2000). Theoretical study of switching power converters with power factor correction and output regulation. *IEEE Trans. Circuits Syst.: Fundamental Theory and Applications*, **47**, (7), 1047–1055.
- Tse, C. K., Martin H. L. Chow and Martin K. H. Cheung (2001). A family of PFC voltage regulator configurations with reduced redundant power processing. *IEEE Trans. Power Electron.*, **16**, (6), 794–802.
- Zhu, G., Huai Wei, Peter Kornetzky and Issa Batarseh (1999). Small-signal modeling of a single-switch AC/DC power-factor-correction circuit. *IEEE Trans. Power Electron.*, **14**, (6), 1142–1148.